

具有电源良好超时的 多电源跟踪控制器

特点

- 灵活的电源电压升降跟踪
- 电源排序
- 电源稳定性不受影响
- 可在未采用串联 FET 的情况下控制三个电源
- 可利用一个串联 FET 来控制任选的第四电源
- 电子电路断路器
- 远端取样开关补偿了串联 FET 两端的压降
- 电源关断输出
- FAULT 输出
- 可调电源良好超时
- 采用窄式 24 引脚 SSOP 和纤巧型 24 引脚 QFN 封装

应用

- V_{CORE} 和 $V_{I/O}$ 电源跟踪
- 微处理器、DSP 和 FPGA 电源
- 服务器
- 通信系统

描述

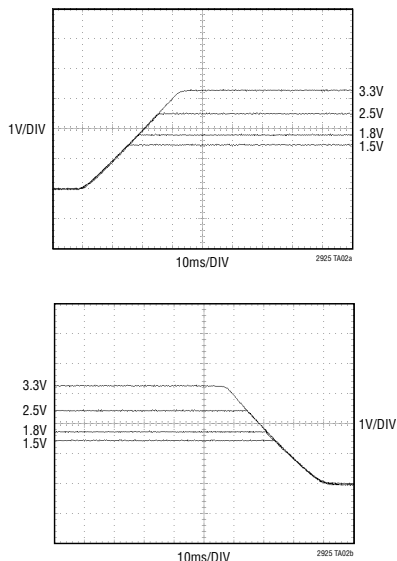
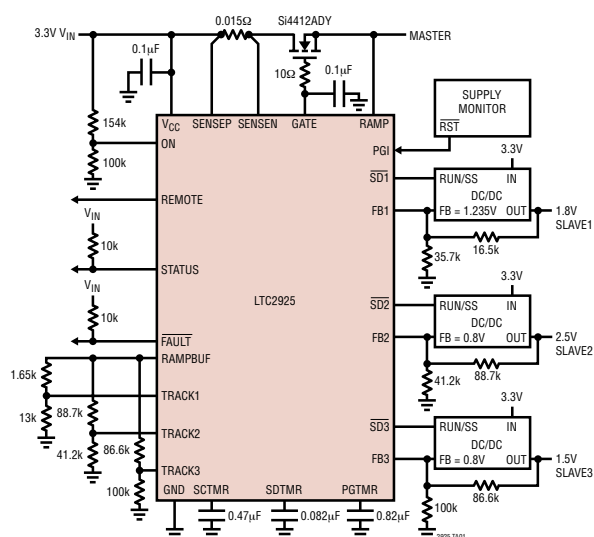
LTC[®]2925 提供了一种旨在满足电源跟踪和排序要求的解决方案。通过选择几个电阻器便能够将电源电压配置为一起上升和下降或具电压偏移、延时或不同的斜坡速率。

LTC2925 能够控制三个独立电源的输出，且不会引入任何的调整元件损耗。对于要求使用第四个电源的系统，或者当一个电源不允许直接使用其反馈电阻器时，则可借助一个串联 FET 来控制电源。当采用了 FET 时，一个内部远端取样开关负责对 FET 和电流检测电阻器两端的压降进行补偿，而一个电子电路断路器则用于使器件免遭短路故障的损坏。

LTC2925 还包括一个电源良好超时退出功能，该功能可在外部电源监控器未能在一个可调超时周期里发出“电源已进入调节状态”的指示信号情况下将电源关断。

 LTC 和 LT 是凌特公司的注册商标。

典型应用



LTC2925

绝对最大额定值 (注1、2)

电源电压 (V _{CC})	–0.3V 至 10V	GATE (注3)	–0.3V 至 11.5V
输入电压		平均电流	
ON, PG1, SENSEP, SENSEN	–0.3V 至 10V	TRACK1, TRACK2, TRACK3	5mA
TRACK1, TRACK2, TRACK3	–0.3V 至 V _{CC} + 0.3V	FB1, FB2, FB3	5mA
SCTMR, SDTMR, PGTMR	–0.3V 至 V _{CC} + 0.3V	工作温度范围	
输出电压		LTC2925C	0°C 至 70°C
FAULT, SD1, SD2, SD3,		LTC2925I	–40°C 至 85°C
FB1, FB2, FB3, STATUS	–0.3V 至 10V	贮存温度范围	–65°C 至 150°C
RAMPBUF, REMOTE	–0.3V 至 V _{CC} + 0.3V	引脚温度 (焊接时间 10 秒)	
RAMP	–0.3V 至 V _{CC} + 1V	MS 封装	300°C

封装/订购信息

TOP VIEW V_{CC} 1 SENSE_P 2 SENSE_N 3 ON 4 SDTMR 5 SD₁ 6 SD₂ 7 SD₃ 8 RAMPBUF 9 GND 10 FB₃ 11 TRACK₃ 12 24 SCTMR 23 PGTMR 22 PGI 21 STATUS 20 FAULT 19 GATE 18 RAMP 17 REMOTE 16 FB₁ 15 TRACK₁ 14 TRACK₂ 13 FB₂ GN PACKAGE 24-LEAD PLASTIC SSOP T_{JMAX} = 125°C, θ_{JA} = 85°C/W	产品型号 LTC2925CGN LTC2925IGN GN 器件标记 LTC2925CGN LTC2925IGN
TOP VIEW SENSE_N 24 SENSE_P 23 V_{CC} 22 SCTMR 21 PGTMR 20 PGI 19 18 STATUS 17 FAULT 16 GATE 15 RAMP 14 REMOTE 13 FB₁ 12 TRACK₁ 11 TRACK₂ 10 FB₂ 9 FB₃ 8 SD₃ 7 SD₂ 6 SD₁ 5 SDTMR 4 ON 25 GN FB₃ TRACK₃ FB₂ TRACK₂ TRACK₁ UF PACKAGE 24-LEAD (4mm × 4mm) PLASTIC QFN EXPOSED PAD (PIN 25) INTERNALLY CONNECTED TO GND (PCB CONNECTION OPTIONAL) T_{JMAX} = 125°C, θ_{JA} = 37°C/W	产品型号 LTC2925CUF LTC2925IUF UF 器件标记 2925 2925

对于规定工作温度范围更宽的器件，请咨询凌特公司。

电特性 凡标注●表示该指标适合整个工作温度范围，否则仅指 T_A = 25°C。V_{CC} = 5V，除非特别注明。

符号	参数	条件	最小值	典型值	最大值	单位
V _{CC}	输入电源范围	●	2.9		5.5	V
I _{CC}	输入电源电流	I _{FBx} = 0, I _{TRACKx} = 0, I _{RAMPBUF} = 0	●	1.5	3	mA
		I _{FBx} = –1mA, I _{TRACKx} = –1mA, I _{RAMPBUF} = –3mA	●	10.5	15	mA
V _{CC(UVL)}	输入电源欠压闭锁	V _{CC} 上升	●	2.3	2.5	2.7 V

电特性

凡标注 ● 表示该指标适合整个工作温度范围，否则仅指 $T_A = 25^\circ\text{C}$ 。 $V_{CC} = 5\text{V}$ ，除非特别注明。

符号	参数	条件		最小值	典型值	最大值	单位
$\Delta V_{CC}(\text{UVL,HYST})$	输入电源欠压闭锁迟滞				25		mV
ΔV_{GATE}	外部 N 沟道栅极驱动 ($V_{\text{GATE}} - V_{CC}$)	$I_{\text{GATE}} = -1\mu\text{A}$	●	5	5.5	6	V
I_{GATE}	GATE 引脚电流	栅极接通, $V_{\text{GATE}} = 0\text{V}$, 无故障	●	-7	-10	-13	μA
		栅极关断, $V_{\text{GATE}} = 5\text{V}$, 无故障	●	7	10	13	μA
		栅极关断, $V_{\text{GATE}} = 5\text{V}$, 短路或电源良好超时	●	5	20	50	mA
$V_{\text{ON}}(\text{TH})$	ON 引脚门限电压	V_{ON} 上升	●	1.214	1.232	1.250	V
$\Delta V_{\text{ON}}(\text{HYST})$	ON 引脚迟滞		●	30	75	150	mV
$V_{\text{ON}}(\text{FC})$	ON 引脚故障清除门限电压		●	0.3	0.4	0.5	V
$I_{\text{ON}}(\text{IN})$	ON 引脚输入电流	$V_{\text{ON}} = 1.2\text{V}$, $V_{CC} = 5.5\text{V}$	●		0	± 100	nA
$\Delta V_{\text{RS-SENSE}}(\text{TH})$	检测电阻器过流电压门限 ($V_{\text{SENSE}} - V_{\text{SENSE}})$	$1\text{V} < V_{\text{SENSE}} < V_{CC}$	●	40	50	60	mV
		$0\text{V} < V_{\text{SENSE}} < 1\text{V}$	●	30	50	70	mV
I_{SENSE}	SENSE 引脚输入电流	$0\text{V} < V_{\text{SENSE}} < V_{CC}$	●	-1	5	10	μA
I_{SENSE}^P	SENSE 引脚输入电流	$0\text{V} < V_{\text{SENSE}} < V_{CC}$	●	-1	5	10	μA
V_{OS}	斜坡缓冲器偏移 ($V_{\text{RAMPBUF}} - V_{\text{RAMP}}$)	$V_{\text{RAMPBUF}} = V_{CC}/2$, $I_{\text{RAMPBUF}} = 0\text{A}$	●	-30	0	30	mV
$V_{\text{FAULT}}(\text{OL})$	$\overline{\text{FAULT}}$ 输出低电压	$I_{\text{FAULT}} = 3\text{mA}$	●		0.2	0.4	V
$V_{\text{SDx}}(\text{OL})$	$\overline{\text{SDx}}$ 输出低电压	$I_{\text{SDx}} = 1\text{mA}$, $V_{CC} = 2.3\text{V}$	●		0.2	0.4	V
$V_{\text{STATUS}}(\text{OL})$	STATUS 输出低电压	$I_{\text{STATUS}} = 3\text{mA}$	●		0.2	0.4	V
I_{RAMP}	RAMP 引脚输入电流	$0\text{V} < \text{RAMP} < V_{CC}$, $V_{CC} = 5.5\text{V}$	●		0	± 1	μA
$V_{\text{RAMPBUF}}(\text{OL})$	RAMPBUF 低电压	$I_{\text{RAMPBUF}} = 3\text{mA}$	●		90	150	mV
$V_{\text{RAMPBUF}}(\text{OH})$	RAMPBUF 高电压 ($V_{CC} - V_{\text{RAMPBUF}}$)	$I_{\text{RAMPBUF}} = -3\text{mA}$	●		100	200	mV
$I_{\text{ERROR}}(\%)$	I_{FBx} 至 I_{TRACKx} 电流失配 $I_{\text{ERROR}}(\%) = (I_{\text{FBx}} - I_{\text{TRACKx}}) / I_{\text{TRACKx}}$	$I_{\text{TRACKx}} = -10\mu\text{A}$	●		0	± 5	%
		$I_{\text{TRACKx}} = -1\text{mA}$	●		0	± 5	%
V_{TRACKx}	TRACK 引脚电压	$I_{\text{TRACKx}} = -10\mu\text{A}$	●	0.78	0.8	0.82	V
		$I_{\text{TRACKx}} = -1\text{mA}$	●	0.78	0.8	0.82	V
$I_{\text{FB}}(\text{LEAK})$	I_{FB} 漏电流	$V_{\text{FB}} = 1.5\text{V}$, $V_{CC} = 5.5\text{V}$	●			± 10	nA
$V_{\text{FB}}(\text{CLAMP})$	V_{FB} 箝位电压	$1\mu\text{A} < I_{\text{FB}} < 1\text{mA}$	●	1.6	2.1	2.5	V
R_{REMOTE}	REMOTE 反馈开关电阻	$2\text{V} < V_{\text{REMOTE}} < V_{CC}$	●		15	30	Ω
$I_{\text{SCTMR}}(\text{UP})$	短路定时器上拉电流	$V_{\text{SCTMR}} = 1\text{V}$	●	-35	-50	-65	μA
$I_{\text{SCTMR}}(\text{DN})$	短路定时器下拉电流	$V_{\text{SCTMR}} = 1\text{V}$	●	1	2	3	μA
$V_{\text{SCTMR}}(\text{TH})$	短路定时器门限电压		●	1.1	1.23	1.4	V
$I_{\text{SDTMR}}(\text{UP})$	停机定时器上拉电流	$V_{\text{SDTMR}} = 1\text{V}$	●	-7	-10	-13	μA
$V_{\text{SDTMR}}(\text{TH})$	停机定时器门限电压		●	1.1	1.23	1.4	V
$I_{\text{PGI}}(\text{UP})$	电源良好输入上拉电流	$V_{\text{PGI}} = 0\text{V}$	●	-5	-10	-15	μA
$V_{\text{PGI}}(\text{TH})$	电源良好输入门限电压		●	0.8		1.4	V
$I_{\text{PGTMR}}(\text{UP})$	电源良好定时器上拉电流	$V_{\text{PGTMR}} = 1\text{V}$	●	-8	-10	-14	μA
$V_{\text{PGTMR}}(\text{TH})$	电源良好定时器门限电压		●	1.1	1.23	1.4	V

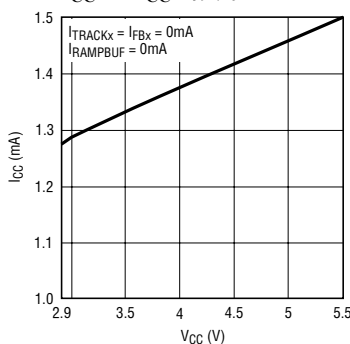
注 1：绝对最大额定值是指超出该值则器件的使用寿命可能会受损。

注 2：所有流入器件引脚的电流均为正；所有流出器件引脚的电流均为负。所有的电压均以地电位为基准，除非特别注明。

注 3：GATE 引脚在内部被限制于 11.5V 的最小值。如果将该引脚的电压驱动至超过箝位电压，则有可能损坏器件。

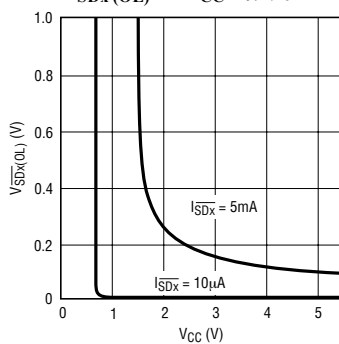
典型性能特征 所有规格均指 $T_A = 25^\circ\text{C}$ 时的数值。

I_{CC} 与 V_{CC} 的关系



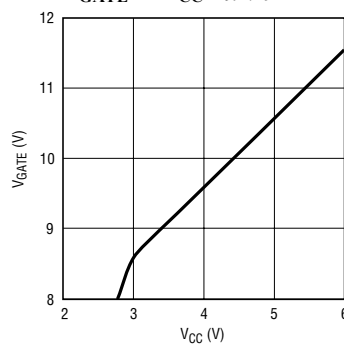
2925 G01

$V_{SDx(OL)}$ 与 V_{CC} 的关系



2925 G02

V_{GATE} 与 V_{CC} 的关系



2925 G03

引脚功能 GN/UF 封装

V_{CC} (引脚 1 / 引脚 22) : 正电源输入。工作电源输入范围为 2.9V 至 5.5V。一个欠压闭锁电路将在电源电压低于 2.5V 的情况下使器件复位。应通过一个 $0.1\mu\text{F}$ 的电容器将 V_{CC} 旁路至 GND。

SENSE (引脚 2 / 引脚 23) : 电路断路器正检测输入。SENSE 和 SENSEN 引脚负责测量检测电阻器两端的压降，当电流超过检测电阻器所设置的电流水平的持续时间比一个短路定时器周期更长时，它们将启动电路断路器功能（见“SCTMR”）。不用时应将 SENSEN 和 SENSEP 连接至 V_{CC} 。

SENSEN (引脚 3 / 引脚 24) : 电路断路器负检测输入。SENSE 连接至电流检测电阻器的低压侧。SENSEP 和 SENSEN 通过测量检测电阻器两端的电压来对流经外部 FET 的电流实施监控。当检测电压超过 50mV 的持续时间比一个短路定时器周期更长时，电路断路器将 FET 关断（见“SCTMR”）。如果短路定时器计时结束，则 GATE 引脚将立即被拉至低电平以保护 FET。不用时应将 SENSEN 和 SENSEP 连接至 V_{CC} 。

ON (引脚 4 / 引脚 1) : 接通控制输入。ON 引脚具有一个 1.23V 的门限和 75mV 的迟滞。该引脚上的一个高态有效信号将导致 $10\mu\text{A}$ 的电流从 GATE 引脚流出，从而使电源斜坡上升。而当该引脚为低态有效时则将从 GATE 引脚吸取 $10\mu\text{A}$ 的电流，从而导致电

源斜坡下降。在 LTC2925 中，把 ON 引脚拉至 0.4V 以下将使电子电路断路器复位。如果由一个与 V_{CC} 相连的阻性分压器来驱动 ON 引脚，则当 V_{CC} 被满功率供电时电源将自动启动。

SDTMR (引脚 5 / 引脚 2) : 停机定时器。一个连接在 SDTMR 与 GND 引脚之间的电容器用于设定从 ON 引脚转换至高电平（这将释放 $\overline{SDx}$ 引脚）到电源开始斜坡上升之间的延迟。不用时应将 SDTMR 引脚浮置。

$\overline{SD1}$ 、 $\overline{SD2}$ 、 $\overline{SD3}$ (引脚 6、7、8 / 引脚 3、4、5) : 用于从电源关断的输出。 $\overline{SDx}$ 引脚为漏极开路输出，它们将从电源的停机 (RUN/SS) 引脚保持在低电平，直到 ON 引脚被拉至 1.23V 以上为止。当 RAMP 引脚电压 $< 100\text{mV}$ 且 ON 引脚电压 $< 1.23\text{V}$ 时， $\overline{SDx}$ 引脚将被再次拉至低电平。如果一个从电源能够在低于 2.9V (LTC2925 的最小工作电压) 的输入电源电压条件下运作，则 $\overline{SDx}$ 引脚可被用来使从电源保持关断状态。每个 $\overline{SDx}$ 引脚都能够在低至 2.3V 的电源电压条件下吸收超过 1mA 的电流。

RAMPBUF (引脚 9 / 引脚 6) : 斜坡缓冲器输出。该引脚提供了 RAMP 引脚信号的一个低阻抗缓冲版本。该缓冲输出用于驱动与 TRACKx 引脚相连的阻性分压器。应将 RAMPBUF 引脚上的电容限制在 100pF 以下。

2925f

引脚功能 GN/UF 封装

GND (引脚 10/引脚 7、25) : 电路地。

TRACK1、TRACK2、TRACK3 (引脚 15、14、12/引脚 12、11、9) : 跟踪控制输入引脚。一个布设在 RAMPBUF、TRACK_x 和 GND 引脚之间的阻性分压器决定了 OUT_x 的跟踪模式 (见“应用信息”)。TRACK_x 引脚电压被上拉至 0.8V, 而且在 TRACK_x 引脚上提供的电流被反射到 FB_x 引脚上。当 V_{CC} = 2.9V 时, TRACK_x 引脚能够提供至少 1mA 的电流。当电源电压为 5.5V 时, 它有可能提供高达 10mA 的电流, 所以应留意不要将该引脚短路过长的时间。需将 TRACK_x 引脚上的电容限制在 25pF 以下。不用时应将 TRACK_x 引脚浮置。

FB1、FB2、FB3 (引脚 16、13、11/引脚 13、10、8) : 反馈控制输出。FB_x 引脚连接至从电源的反馈节点。跟踪功能是通过将电流从 TRACK_x 引脚反射至 FB_x 引脚来实现的。如果合适的阻性分压器连接在 RAMPBUF 和 TRACK_x 引脚之间, 则 FB_x 电流将强制 OUT_x 跟踪 RAMP。LTC2925 能够利用 0V 至 1.6V 的反馈电压来控制从电源。为了防止从电源受损, FB_x 引脚将不会强制从电源的反馈节点电压超过 2.5V。此外, 即使在未对 LTC2925 供电的情况下, 它也不会主动从该节点吸收电流。不用时应将 FB_x 引脚浮置。

REMOTE (引脚 17/引脚 14) : 远端取样开关。当 GATE 引脚电压得到充分提升时 (GATE > RAMP + 4.9V), 一个 15Ω 开关将 REMOTE 连接至 RAMP。否则该引脚将呈高阻抗。当从电源跟踪主电源时, REMOTE 引脚可被用来对外部检测电阻器和 N 沟道 FET 两端的压降进行补偿。一个布设在输出和主电源的检测节点之间的电阻器在外部 FET 被充分提升之前提供反馈。如果未使用外部 FET, 则应将 REMOTE 引脚浮置。

RAMP (引脚 18/引脚 15) : 斜坡缓冲器输入。当 RAMP 引脚被连接至外部 N 沟道 FET 的源极时, 从电源将跟踪 FET 源极电压的上升和下降。另一方面, 当未采用外部 FET 时, 可把 RAMP 引脚直接连接至 GATE 引脚。在该配置中, 电源将对利用 10μA 电流源 (受控于 ON 引脚) 进行的 GATE 引脚电容器的充电和放电实施跟踪。当 GATE 引脚电压得到充分提升时 (GATE > RAMP + 4.9V), 漏极开路 STATUS 引脚变至高阻抗, 而且远端取样开关将 RAMP 引脚连接至 REMOTE 引脚。

GATE (引脚 19/引脚 16) : 用于外部 N 沟道 FET 的

栅极驱动器。当 ON 引脚为高电平时, 一个内部 10μA 电流源将对外部 N 沟道 MOSFET 的栅极进行充电。一个连接在 GATE 引脚和 GND 引脚之间的电容器用于设定斜坡速率。一种上佳的做法是在该电容器与 FET 的栅极之间增设一个 10Ω 电阻器, 以防止发生高频 FET 振荡。一个内部充电泵可确保 GATE 引脚将被上拉至比 V_{CC} 高 5V 的电压值, 从而保证逻辑电平 N 沟道 FET 得到充分提升。当 ON 引脚被拉至低电平时, 则利用一个 10μA 电流源将 GATE 引脚拉至 GND。在短路条件下, LTC2925 中的电子电路断路器将利用 20mA 电流立即把 GATE 引脚拉至低电平。不用时应将 GATE 引脚连接至 GND 引脚。

FAULT (引脚 20/引脚 17) : 电路断路器和电源良好定时器故障输出。FAULT 引脚是一个漏极开路输出, 当电子电路断路器被起动或者检测到一个电源良好超时故障时, 该引脚将被拉至低电平。把 ON 引脚电压拉至 0.4V 以下将使 FAULT 复位。如需提供重试功能, 则应把 FAULT 引脚连接至 ON 引脚。

STATUS (引脚 21/引脚 18) : 电源良好状态指示器。STATUS 引脚是一个漏极开路输出, 它被拉至低电平, 直至 GATE 引脚在所有的电源将达到其最终工作电压时被满充电为止。

PGI (引脚 22/引脚 19) : 电源良好定时器输入。PGI 引脚与下行电源监控器的 $\overline{\text{RST}}$ 引脚相连。如果 PGI 引脚未在一个电源良好定时器周期之内转换至高电平 (见“PGTMR”), 则 FAULT 引脚将被拉至低电平, 并通过利用 20mA 电流将 GATE 引脚拉至低电平来关断电源。利用 10μA 电流来上拉 PGI 引脚电平。一个内部肖特基二极管使得能够将 PGI 引脚电平安全地拉至 V_{CC} 以上。不用时应将 PGI 引脚浮置。

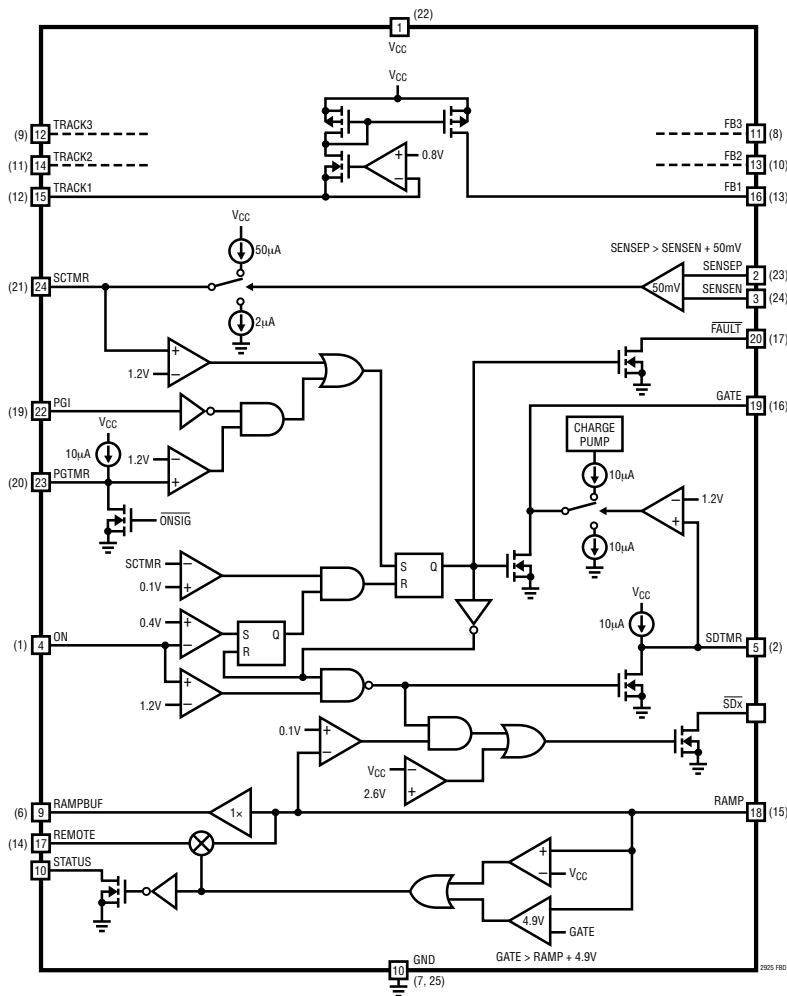
PGTMR (引脚 23/引脚 20) : 电源良好定时器。一个布设于 PGTMR 和 GND 引脚之间的电容器用于设定电源良好定时器周期。当 ON 引脚电压高于 1.23V 时, 利用 10μA 的电流将 PGTMR 引脚电平上拉至 V_{CC}。否则将其拉至 GND。如果 PGTMR 引脚上的电压超过 1.23V 而 PGI 引脚仍为低电平, 则 FAULT 引脚将被拉至低电平, 并且将利用 20mA 的电流将 GATE 引脚拉至地, 直到通过把 ON 引脚电平拉至 0.4V 以下而将电源良好定时器故障清除为止。如果 FAULT 引脚回接至 ON 引脚, 则系统将在一个 FAULT 之后自动重试。在该模式中, 需核实从电源的电流限值可在短路条件下提供足够的保护。不用时应将 PGTMR 引脚浮置。

引脚功能 GN/UF 封装

SCTMR (引脚 24 / 引脚 21) : 电路断路器定时器。一个连接在 SCTMR 和 GND 引脚之间的电容器用于设置一个短路在 GATE 引脚被拉至低电平之前所能维持的最大时间。当 $(SENSEP - SENSEN) > 50\text{mV}$ 时, 将利用 $50\mu\text{A}$ 的电流对 SCTMR 引脚电压进行上拉, 否则利用 $2\mu\text{A}$ 的电流对其进行下拉操作。当 SCTMR 引脚上的电压超过 1.23V 时, 将利用 20mA 的电流把

GATE 引脚拉至地, 且 FAULT 引脚将被拉至低电平。通过把 ON 引脚电平拉至 0.4V 以下来使电路断路器功能复位。在利用 $2\mu\text{A}$ 的电流源将 SCTMR 引脚电平拉至 100mV 以下之前, GATE 引脚电平将不会再度上升。如果 FAULT 引脚回接至 ON 引脚, 则系统将在一个故障之后自动重试。如果未使用电路断路器, 则应将 SCTMR 引脚连接至 GND 引脚。

功能方框图 圆括号里的数字表示的是 UF 封装的引脚序号。



应用信息

电源跟踪和排序

LTC2925 可处理多种上电模式，以满足包括 FPGA、PLD、DSP 和微处理器在内的数字逻辑电路的要求。这些要求分为四个大类，如图 1 至图 4 所示。

有些应用要求两个电源之间的电位差永远不得超过某一规定值。这种要求在上电、断电以及稳态操作期间适用，常常用于防止在一个双电源 IC 中发生破坏性闭锁。一般来说，这是通过使电源电压共同上升或下降来实现的 (图 1)。在其他应用中，希望使各个电源的斜坡上升和下降之间具有固定的电压偏移 (图 2)，或者让它们按照某种比例关系斜坡上升或下降 (图 3)。

某些特定的应用要求电源依次出现。例如，一

个系统时钟有可能需要在一组逻辑电路之前启动。在这种场合，电源的排序情况如图 4 所示，其中，在 1.8V 电源的斜坡上升完成之后，2.5V 电源接著上，随后是 1.5V 电源。

工作原理

LTC2925 为图 1 至图 4 所示的全部电源跟踪和排序模式提供了一种简单的解决方案。一个 LTC2925 可控制多达 4 个电源，其中的 3 个“从”电源来跟踪一个“主控”信号。只需采用两个电阻器，即可通过配置而使一个从电源的斜坡上升与主控信号之间具有某种函数关系。该主控信号可以是第四个电源 (其斜坡上升通过一个外部 FET 来实现，斜坡速率由一个电容器来设定)，也可以是一个通过将 GATE 和 RAMP 引脚连接至一个外部电容器所生成的信号。

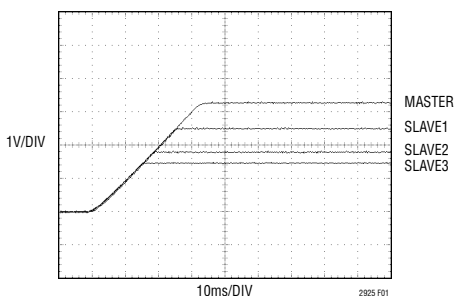


图 1：重合跟踪

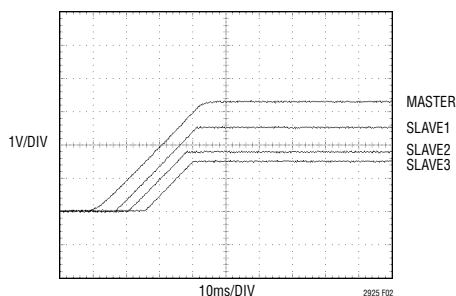


图 2：偏移跟踪

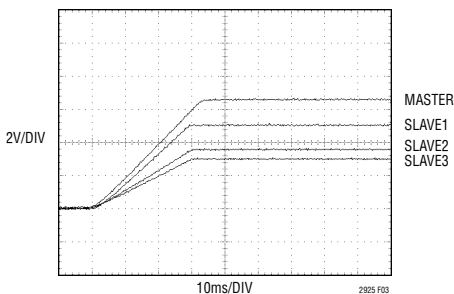


图 3：“比例制”跟踪

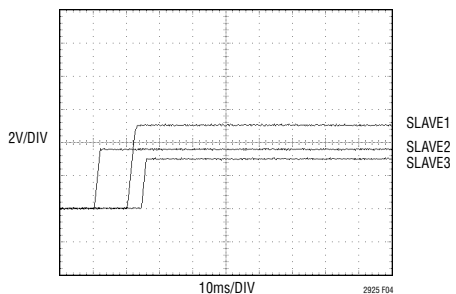


图 4：电源排序

应用信息

跟踪单元

LTC2925 的操作基于图 5 所示的跟踪单元，该单元采用了一个专有的宽范围电流反射镜。图 5 所示的跟踪单元将 TRACK 引脚电平维持于 0.8V。由 TRACK 引脚提供的电流被反射至 FB 引脚，用以在从电源的输出端上形成一个电压。从电源的输出电压随主控信号而变化，因而使得能够将主信号作为主控信号的一个函数来进行控制，函数关系由 R_{TA} 和 R_{TB} 来设定。通过选择合适的 R_{TA} 和 R_{TB} 阻值，则可生成图 1 至 图 4 所示的任何一种上电模式。

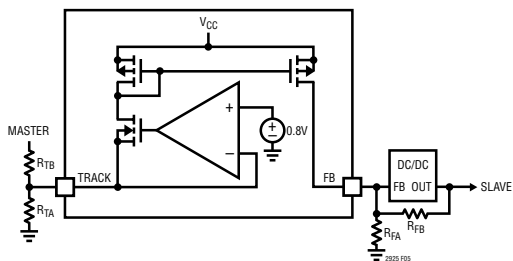


图 5：简化的跟踪单元

控制斜坡上升和斜坡下降特性

通过查阅图 6 中的简化功能示意图可以非常容易地弄清 LTC2925 的工作原理。当 ON 引脚为低电平，GATE 引脚将被拉至地，从而导致主控信号保持在低电平上。由于流经 R_{TB1} 的电流在主控信号处于低电平的情况下达到最大，因此，来自 FB1 引脚的电流也达到其最大值。该电流将从电源的输出驱动至其最小电压值。

当 ON 引脚电压升至 1.23V 以上时，主控信号上升，而从电源跟踪主控信号。斜坡速率由一个外部电容器来设定，该电容器由一个源自内部充电泵的 $10\mu A$ 电流源来驱动。如果未采用外部 FET，则斜坡速率可通过将 RAMP 和 GATE 引脚共接至外部电容器的某一端来设定（见“比例制跟踪实例”）。

在一个正确设计的系统中，当主控信号达到共最大电压时，来自 TRACK1 引脚的电流为零。在该场合中，没有来自 FB1 引脚的电流，而且 LTC2925 对从电源的输出电压准确度、瞬态响应或稳定性没有影响。

当 ON 引脚电压降至 $V_{ON(TH)} - \Delta V_{ON(HYST)}$ (典型值为 1.225V) 以下时，利用 $10\mu A$ 电流对 GATE 引脚进行下拉操作，并且主控信号和从电源将以其先前的上升速率相同的速率下降。

ON 引脚可由一个数字 I/O 引脚来控制，或被用来监视一个输入电源。通过在一个输入电源与 ON 引脚之间连接一个阻性分压器，电源将只在被监视电源达到一个预定电压之后才会斜坡上升。

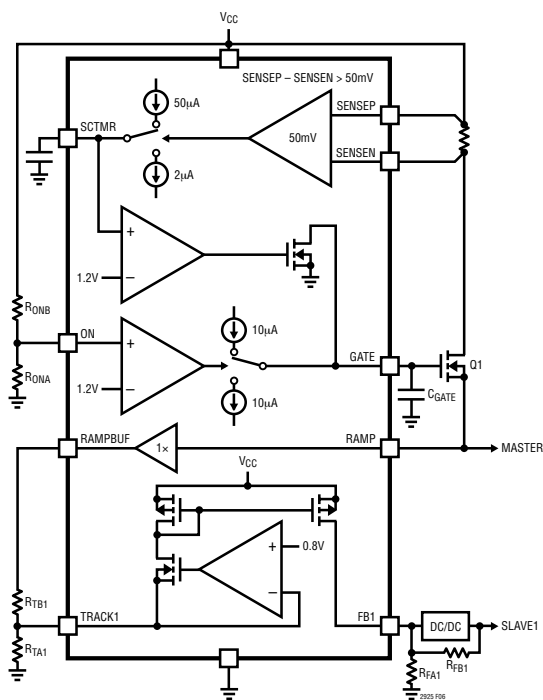


图 6：简化的功能方框图

应用信息

任选的外部 FET

图 7 示出了使任选的外部 N 沟道 FET 能够对一个变成主控信号的电源进行电压提升的方法。当采用外部 N 沟道 FET 时，其栅极被连接至 GATE 引脚，而其源极则被连接至 RAMP 引脚。在正常操作条件下，GATE 引脚将供应或吸收 $10\mu\text{A}$ 电流，用于使 FET 的栅极电压以一个由连接至 GATE 引脚的外部电容器设定的速率斜坡上升或下降。

串联 FET 可容易地对输出电压范围为 0V 至 V_{CC} 的任何电源加以控制。实例请见“典型应用”部分。

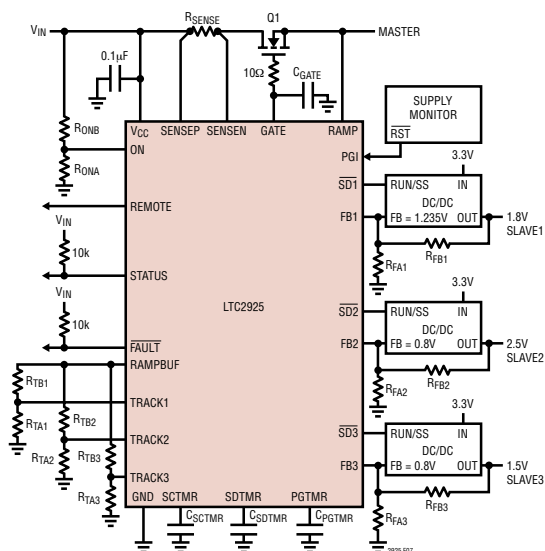


图 7：采用外部 FET 的典型应用

电子电路断路器

LTC2925 具有一种用于保护任选的串联 FET 免遭短路故障损坏的电子电路断路器功能。一个外部检测电阻器被用来测量流入 FET 中的电流。如果检测电阻器两端的电压超过 50mV 的持续时间比一个短路定时器周期更长，则利用 20mA 电流来把 FET 的栅极拉至低电平，从而将其关断。

短路定时器周期由一个连接在 SCTMR 和 GND 引脚之间的电容器来设定。当 $\text{SENSEP} - \text{SENSEN} > 50\text{mV}$ 时，将利用 $50\mu\text{A}$ 电流对 SCTMR 引脚进行上拉操作。否则将利用 $2\mu\text{A}$ 电流来对其进行下拉操作。当 SCTMR 引脚上的电压超过 1.23V 时，将利用 20mA 电流把 GATE 引脚拉至地，并且 $\overline{\text{FAULT}}$ 引脚将被拉至低电平。这样，用于配置短路定时器周期 t_{SCTMR} 所需的电容器 C_{SCTMR} 可由下式来确定：

$$C_{\text{SCTMR}} = \frac{50\mu\text{A} \cdot t_{\text{SCTMR}}}{1.23\text{V}}$$

由于从电源跟踪的是由外部 FET 进行驱动的 RAMP 引脚，因此当出现短路故障时它们将被跟踪电路拉至低电平。在一个短路故障之后，FET 被闭锁且 $\overline{\text{FAULT}}$ 引脚被拉至低电平，直到通过把 ON 引脚电平拉至 0.4V 以下而将该故障清除为止。请注意，在利用 $2\mu\text{A}$ 的下拉电流源将 SCTMR 引脚拉至约 100mV 以下之前，将不允许电源再次斜坡上升。电子电路断路器支持所有处于 0V 至 V_{CC} 之间的电源电压。虽然它通常被用来监视流经任选的串联 FET 的电流，但是它还能够监视其他电流 (包括来自一个从电源的电流)。“典型应用”部分给出了一个这样的实例。

如果未使用电子电路断路器，则应将 SENSEP 和 SENSEN 引脚连接至 V_{CC} ，并将 SCTMR 引脚连接至 GND。

电源良好超时

如果一个与 PGI 引脚相连的外部电源监控器未能在上电开始之后及时显示所有的电源均已进入调节状态，则电源良好超时电路将关断电源。在上电操作完成之后，如果有任何电源退出调节状态，则将其关断电源。

电源良好定时器周期是由一个连接在 PGTMR 和 GND 引脚之间的电容器来配置的。当 ON 引脚电压被驱动至 1.23 以上时，PGTMR 引脚将开始利用 $10\mu\text{A}$ 的电流来上拉 C_{PGTMR} 电容器的电压。一旦 PGTMR

应用信息

引脚上的电压超过 1.23V，则一个故障将立即发生跳变(如果 PGI 引脚为低电平的话)。当电源良好超时电路检测到一个故障时， $\overline{\text{GATE}}$ 引脚将被拉至低电平、电源将被闭锁，而且 $\overline{\text{FAULT}}$ 引脚将保持低电平，直到通过将 ON 引脚电平拉至 0.4V 以下而将故障消除为止。

通常与一个外部电源监控器的 $\overline{\text{RST}}$ 引脚相连的 PGI 引脚是由 10 μA 的电流通过一个肖特基二极管来上拉的，从而使其能够安全地拉至 V_{CC} 以上。由于 PGTMR 引脚电压是通过一个 10 μA 的电流源来上拉，因此，用于对电源良好超时周期 t_{PGTMR} 进行配置所需的电容器 C_{PGTMR} 由下式来确定：

$$C_{\text{PGTMR}} = \frac{10\mu\text{A} \cdot t_{\text{PGTMR}}}{1.23\text{V}}$$

如果未使用电源良好超时电路，则应把 PGTMR 连接至低电平并将 PGI 引脚浮置。

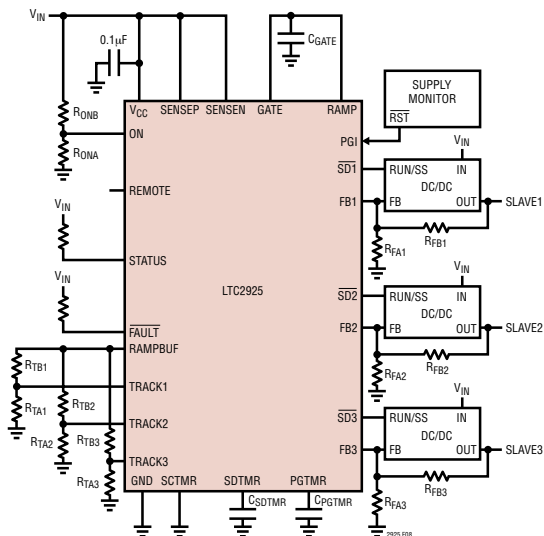


图 8：未采用外部 FET 的典型应用

斜坡缓冲器

RAMPBUF 引脚提供了 RAMP 引脚电压的一个缓冲版本，用于驱动 TRACKx 引脚上的阻性分压器。当未采用外部 FET 时，即使 GATE 引脚仅提供 10 μA 的电流，它仍将提供高达 3mA 的电流，用于驱动电阻器(图 8)。在采用了一个外部 FET 的系统中，RAMPBUF 引脚也被证明是有用的。由于跟踪单元在 TRACKx 引脚上提供了 0.8V 的驱动电压，因此，如果 R_{TBx} 直接与 FET 的源极相连，则当 FET 关断时，TRACKx 引脚有可能将 FET 的源极上拉至 0.8V 附近。RAMPBUF 引脚阻断了该通路。

停机输出

在有些应用中有可能需要对从电源的停机或 RUN/SS 引脚加以控制。当 V_{CC} 低于 2.9V 时，LTC2925 可能无法从 FB1、FB2 和 FB3 引脚提供 1mA 的额定电流。如果从电源能够在低输入电压条件下工作，则可采用漏极开路 $\overline{\text{SDx}}$ 输出来驱动从电源的 SHDN 或 RUN/SS 引脚(图 7 和图 8)。当 ON 引脚电压升至 1.23V 以上、 V_{CC} 高于 2.6V 欠压闭锁条件且没有闭锁故障时， $\overline{\text{SDx}}$ 引脚被释放。停机定时器同时开始计时，而且电源将在停机定时器周期结束之后开始斜坡上升。定时器周期的持续时间由一个连接在 SDTMR 和 GND 引脚之间的电容器来配置。该电容器的电压由一个 10 μA 的电流源来提升，并且 SDTMR 周期将在其电压达到 1.23V 时完成。因此，一个给定的停机定时器周期 t_{SDTMR} 所需的电容器 C_{SDTMR} 可由下式来确定：

$$C_{\text{SDTMR}} = \frac{10\mu\text{A} \cdot t_{\text{SDTMR}}}{1.23\text{V}}$$

当 ON 引脚被拉至 1.23V 以下且 RAMP 引脚电压低于约 100mV 时， $\overline{\text{SDx}}$ 引脚被再次拉至低电平。

状态输出

STATUS 引脚可提供一个用于表示“电源斜坡上升已结束”的指示信号。该引脚是一个漏极开路输

应用信息

三步式设计程序

以下的三步式设计程序使得设计师能够通过选择相应的 TRACK 电阻器 (R_{TAX} 和 R_{TBx}) 和栅极电容器 C_{GATE} 来提供图 1 至图 4 所示的任何一种跟踪或排序模式。图 10 示出了一种基本的四电源应用电路。

1. 设定主控信号的斜坡速率。

根据主电源 S_M 的期望斜坡速率 (V/s) 来求出 GATE 引脚上电容器 C_{GATE} 的数值。

$$C_{\text{GATE}} = \frac{I_{\text{GATE}}}{S_M}, \text{ 其中的 } I_{\text{GATE}} \approx 10\mu\text{A} \quad (1)$$

如果外部 FET 具有一个与 C_{GATE} 相当的栅极电容, 则应减小外部电容器的数值, 用以补偿 FET 的栅极电容。

如果未采用外部 FET，则应将 GATE 和 RAMP 引脚连接在一起，把 SENSEN 和 SENSEP 引脚连接至 V_{CC} ，并将 SCTMR 引脚连接至 GND 引脚。

2. 求出用于提供所需的从电源斜坡速率的一对电阻器阻值(假定无延迟)。

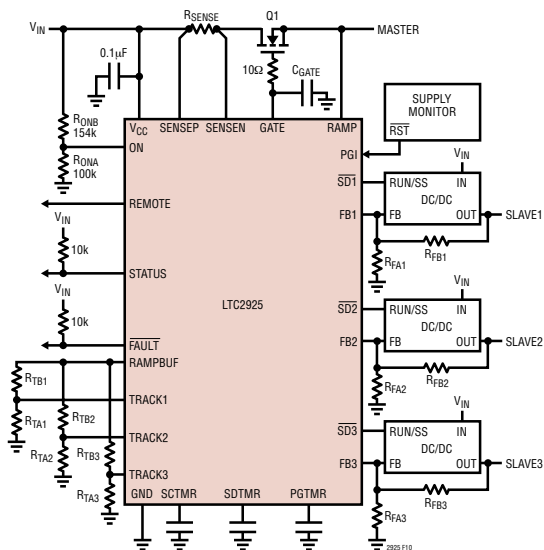


图 10：四电源应用

选择从电源 S_S 的一个斜坡速率。如果从电源的斜坡上升与主电源的斜坡上升彼此重合或具有一个固定的电压偏移，则从电源的斜坡速率与主电源的斜坡速率相等。一定要选择一个足够快的从电源斜坡速率，以使其能够在主电源达到其最终电源电压值之前完成斜坡上升。不然的话从电源将由主电源维持在期望的调节值以下。采用下面的公式来确定针对所需斜坡速率的电阻器阻值，式中的 R_{FB} 和 R_{FA} 为从电源中的反馈电阻器， V_{FB} 为从电源的反馈基准电压：

$$R_{TB} = R_{FB} \cdot \frac{S_M}{S_S} \quad (2)$$

$$R_{TA}' = \frac{V_{TRACK}}{\frac{V_{FB}}{R_{FB}} + \frac{V_{FB}}{R_{FA}} - \frac{V_{TRACK}}{R_{TB}}} \quad (3)$$

式中的 $V_{\text{TRACK}} \approx 0.8\text{V}$ 。

请注意，如果从电源斜坡速率与主电源斜坡速率之比 S_S/S_M 很大，则有可能导致 R_{TA}' 为负值。如果在设计程序的第三步采用了一个足够大的延迟，则 R_{TA} 将为正值，否则必须减小 S_S/S_M 。

3. 选择 R_{TA} 以获得期望的延迟

如果不需要延迟(比如重合跟踪和“比例制”跟踪),则可简单地设定 $R_{TA} = R_{TA}'$ 。如果需要延迟(例如在偏移跟踪和电源排序中),则应计算 R_{TA}' 以确定 R_{TA} 的阻值,式中的 t_D 为期望的延迟。

$$R_{TA}'' = \frac{V_{TRACK} \cdot R_{TB}}{t_D \cdot S_M} \quad (4)$$

$$R_{TA} = R_{TA}' \parallel R_{TA}'' \quad (5)$$

即 R_{TA}' 与 R_{TA}'' 的并联阻值。

如第二步所述, 当延迟很小且从电源斜坡速率与主电源斜坡速率之比很大 (通常只在电源排序中出现) 时, 求出的 R_{TA} 可能为负值。在这种场合, 必须增加延迟或减小从电源斜坡速率与主电源斜坡速率之比。

应用信息

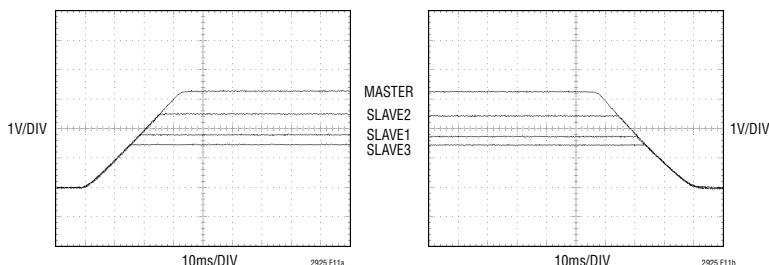


图 11：由图 12 所示电路获得的重合跟踪波形

重合跟踪实例

图 12 示出了一种典型的四电源应用。主控信号是一个 3.3V 模块。从电源 1 是一个 1.8V 开关电源，从电源 2 是一个 2.5V 开关电源，而从电源 3 是一个 1.5V 电源。所有三个从电源重合跟踪受控于一个外部 FET 的 3.3V 电源。电源的斜坡速率为 100V/s。前文详述的三步式设计程序可以被用来确定元件的参数值。这里只考虑从电源 1，因为其他电源的设计程序是相同的。

1. 设定主控信号的斜坡速率。

由 (1) 式可得：

$$C_{GATE} = \frac{10\mu A}{100V/s} = 0.1\mu F$$

2. 求出用于提供期望的从电源工作特性的一对电阻器的阻值 (假定无延迟)。

由 (2) 式可得：

$$R_{TB} = 16.5k \cdot \frac{100V/s}{100V/s} = 16.5k$$

由 (3) 式可得：

$$R_{TA}' = \frac{0.8V}{\frac{1.235V}{16.5k} + \frac{1.235V}{35.7k} - \frac{0.8V}{16.5k}} \approx 13k$$

3. 选择 R_{TA} 以获得期望的延迟。

由于不需要延迟，因此， $R_{TA} = R_{TA}'$ 。

在本例中，当 ON 引脚的电压被保持在 1.23V 以下时，所有的电源均维持于低电平。在 ON 引脚电

压升至 1.23V 时，10 μ A 的电流源将以 100V/s 的斜坡速率来上拉 C_{GATE} 和 FET 的栅极电压。当 FET 的栅极电压上升时，其源极电压随之上升，并以 100V/s 的斜坡速率将输出上拉至 3.3V。该输出起主控信号的作用，并被从 RAMP 引脚缓冲至 RAMPBUF 引脚。当该输出和 RAMPBUF 引脚电压上升时，来自 TRACKx 引脚的电流减小。结果，从电源输出端上的电压增加，而且从电源跟踪主电源。当 ON 引脚被再次拉至 1.23V 以下时，10 μ A 的电流源将以 100V/s 的斜坡速率来下拉 C_{GATE} 和 FET 的栅极电压。如果输出上的负载足够大，则所有的输出都将以 100V/s 的斜坡速率对电压的下降进行重合跟踪。

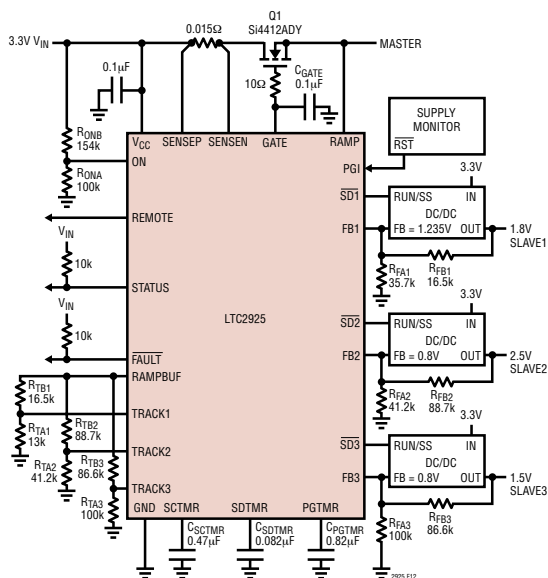


图 12：重合跟踪实例

2925f

典型应用

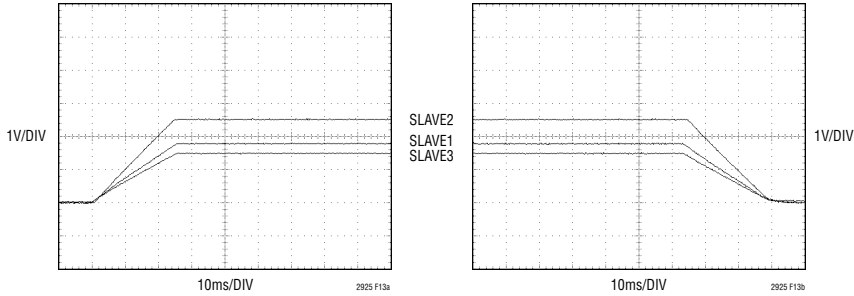


图 13：由图 14 所示的电路获得的“比例制”跟踪波形

比例制跟踪实例

本例将重合跟踪实例转换成图 13 所示的“比例制”跟踪模式，该模式采用了三个电源，且未采用外部 FET。主控信号的斜坡速率保持不变(步骤 1)，而且在“比例制”跟踪当中没有延迟(步骤 3)，因此只需要考虑三步式设计程序中的步骤 2 的结果。在本例中，1.8V 的从电源 1 以 60V/s 的斜坡速率上升，2.5V 的从电源 2 以 85V/s 的斜坡速率上升，而 1.5V 的从电源 3 则以 50V/s 的斜坡速率上升。应始终核实所选择的斜坡速率可使电源在 RAMPBUF 引脚电压达到 V_{CC} 之前完成斜坡上升。如果 1.8V 电源以 50V/s 的斜坡速率上升，则其将只能达到 1.65V，原因是 RAMPBUF 信号将在从电源达到 1.8V 之前达到其终值 $V_{CC} = 3.3V$ 。

2. 求出用于提供期望的从电源工作特性的一对电阻器的阻值(假定无延迟)。

由 (2) 式可得：

$$R_{TB} = 16.5k \cdot \frac{100V/s}{60V/s} \approx 27.4k$$

由 (3) 式可得：

$$R_{TA}' = \frac{0.8V}{\frac{1.235V}{16.5k} + \frac{1.235V}{35.7k} - \frac{0.8V}{27.5k}} \approx 10k$$

由于没有延迟，故 $R_{TA} = R_{TA}'$ ，因此没有必要执行步骤 3。

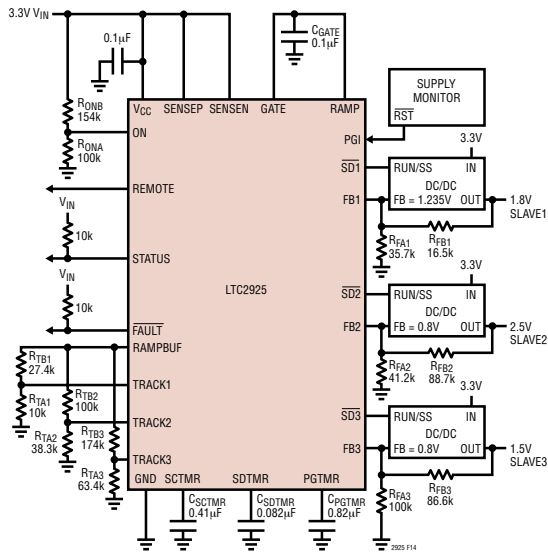


图 14：“比例制”跟踪实例

典型应用

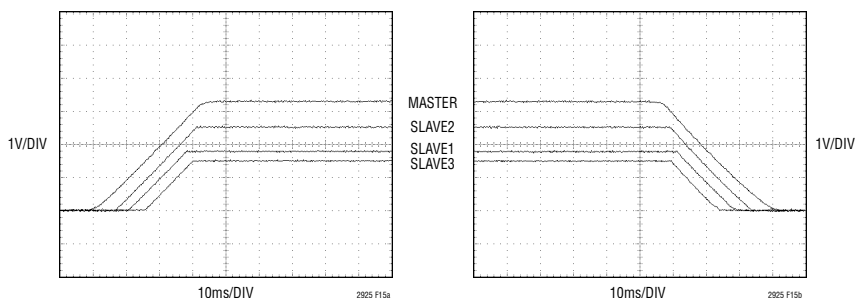


图 15：由图 16 所示的电路获得的偏移跟踪波形

偏移跟踪实例

将重合跟踪实例中的电路转换为图 15 所示的偏移跟踪相对简单。这里，1.8V 的从电源 1 斜坡上升至比主控信号低 1V 的电压值。斜坡速率保持不变 (100V/s)，因此没有必要对三步式设计程序的步骤 1 和步骤 2 做任何改动。只须考虑步骤 3。一定要核实所选择的电压偏移将使从电源能够完成斜坡上升。在本例中，如果电压偏移为 2V，则从电源将只能上升至 $3.3\text{V} - 2\text{V} = 1.3\text{V}$ 。

3. 选择 R_{TA} 以获得期望的延迟。

首先，利用斜坡速率来把期望的电压偏移 V_{OS} 转换为一个延迟 t_D ：

$$t_D = \frac{V_{OS}}{S_s} = \frac{1\text{V}}{100\text{V/s}} = 10\text{ms} \quad (6)$$

由 (4) 式可得：

$$R_{TA}'' = \frac{0.8\text{V} \cdot 16.5\text{k}}{1\text{ms} \cdot 100\text{V/s}} = 13.2\text{k}$$

由 (5) 式可得：

$$R_{TA} = -13.1\text{k} \parallel 13.2\text{k} \approx 6.65\text{k}$$

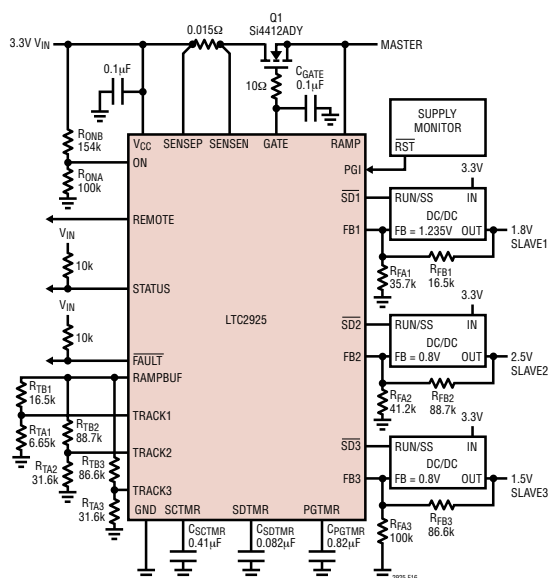


图 16：偏移跟踪实例

应用信息

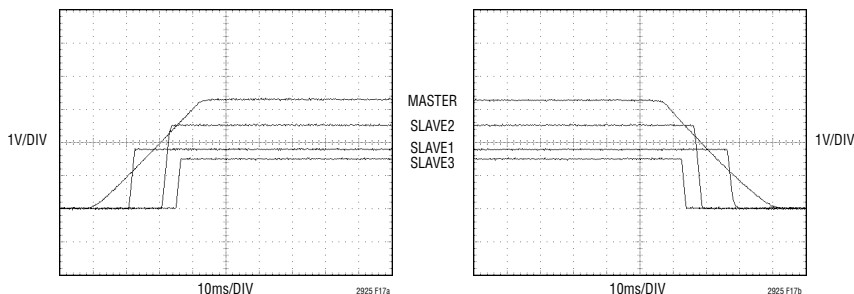


图 17：由图 18 所示电路获得的电源排序波形

电源排序实例

在图 17 中，三个从电源采用的是排序（而不是跟踪）。和在重合跟踪实例中一样，3.3V 主电源通过一个外部 FET 以 100V/s 的斜坡速率上升，因此步骤 1 保持不变。在主信号开始斜坡上升之后 10ms，1.8V 的从电源 1 开始以 1000V/s 的斜坡速率上升。2.5V 的从电源 2 在主信号开始斜坡上升之后 20ms 开始以 1000V/s 的斜坡速率上升。1.5V 的从电源 3 则在主信号开始斜坡上升之后 25ms 开始以 1000V/s 的斜坡速率上升。请注意并不是每一种斜坡速率与延迟的组合都是可行的。如果延迟很小且从电源的斜坡速率与主电源的斜坡速率之比很大，则求得的所需电阻器阻值有可能为负数。在这种场合，必须增加延迟或减小从电源斜坡速率与主电源斜坡速率之比。在本例中，对从电源 1 的求解过程将得出以下结果：

2. 求出用于提供期望的从电源工作特性的一对电阻器的阻值（假定无延迟）。

由 (2) 式可得：

$$R_{TB} = 16.5k \cdot \frac{100V/s}{1000V/s} \approx 1.65k$$

由 (3) 式可得：

$$R_{TA}' = \frac{0.8V}{\frac{1.235V}{16.5k} + \frac{1.235V}{35.7k} - \frac{0.8V}{1.65k}} \approx -2.13k$$

3. 选择 R_{TA} 以获得期望的延迟。

由 (4) 式可得：

$$R_{TA}'' = \frac{0.8V \cdot 1.65k}{10ms \cdot 100V/s} = 1.32k$$

由 (5) 式可得：

$$R_{TA} = -2.13k \parallel 1.32k \approx 3.48k$$

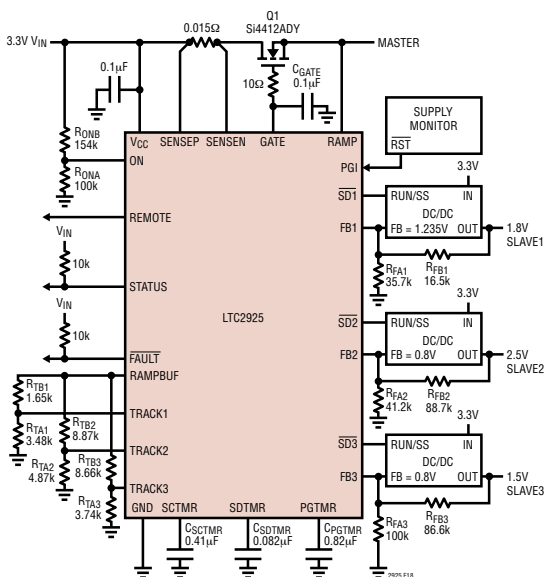


图 18：电源排序实例

应用信息

最终的合理性检查

下面总结的公式可用于判定无法实现的解决方案。

如步骤 2 所述，从电源必须在主控信号达到其最终电压之前完成斜坡上升。可采用下式来对此进行检验：

$$V_{\text{TRACK}} \left(1 + \frac{R_{\text{TB}}}{R_{\text{TA}}} \right) < V_{\text{MASTER}}$$

这里， $V_{\text{TRACK}} = 0.8\text{V}$ 。 V_{MASTER} 是主控信号的最终电压，电源电压的斜坡上升可通过任选的外部 FET 或 V_{CC} (当未采用 FET 时) 来实现。

所选择的电阻器阻值有可能要求 LTC2925 提供比“电特性”表中的规定值更高的电流。为了避免出现这种情况，应核实 I_{TRACKx} 未超过 1mA ，而且 I_{RAMPBUF} 未超过 $\pm 3\text{mA}$ 。

为了确认 $I_{\text{TRACKx}} < 1\text{mA}$ (TRACKx 引脚的最大保证电流)，应核实：

$$\frac{V_{\text{TRACK}}}{R_{\text{TA}} \parallel R_{\text{TB}}} < 1\text{mA}$$

最后，应检查 RAMPBUF 引脚将不会被强制吸收 (当其处于 0V 时) 或供应 (当其处于 V_{MASTER} 时) 3mA 以上的电流。

$$\frac{V_{\text{TRACK}}}{R_{\text{TA1}} \parallel R_{\text{TB1}}} + \frac{V_{\text{TRACK}}}{R_{\text{TA2}} \parallel R_{\text{TB2}}} + \frac{V_{\text{TRACK}}}{R_{\text{TA3}} \parallel R_{\text{TB3}}} < 3\text{mA} \text{ 和}$$

$$\frac{V_{\text{MASTER}}}{R_{\text{TA1}} + R_{\text{TB1}}} + \frac{V_{\text{MASTER}}}{R_{\text{TA2}} + R_{\text{TB2}}} + \frac{V_{\text{MASTER}}}{R_{\text{TA3}} + R_{\text{TB3}}} < 3\text{mA}$$

采用升压型稳压器和线性稳压器时的注意事项

请注意，并不是各类电源的输出都能够由 LTC2925 的跟踪单元来控制。如果需要控制一个输出无法通过其反馈节点来控制的电源，则可采用串联 FET 来控制其输出。例如，升压型稳压器通常在输入电源与输出电源之间设有一个电感器和二极管，从而在输出电压降至输入电压以下时提供一条 DC 电流通路。因此，LTC2925 的跟踪单元将不会对低于输入的电源输出进行有效的驱动。

当考虑线性稳压器的使用时应特别谨慎。三端子线性稳压器具有一个以输出电源 (而不是地电位) 为基准的基准电压。在这种场合，将电流驱动至稳压器的反馈节点中将导致其输出上升 (而不是下降)。即使是以地电位为基准电压的线性稳压器 (包括低压降稳压器 LDO) 都有可能出现问题。线性稳压器通常包含用于防止将其输出驱动至其基准电压以下的电路。在数据表中这一点可能并不明显，因此当采用 LTC2925 的跟踪单元来控制线性稳压器时，建议进行实验室测试。

负载要求

当电源迅速斜坡下降时，负载或电源本身必须要能够吸收足够的电流以支持斜坡速率。例如，如果存在一个大输出电容 (在电源上) 和一个弱阻性负载，则不吸收电流的电源其斜坡下降速率将受到负载和输出电容的 RC 时间常数限制。图 19 示出了 2.5V 电源在靠近地电位的地方不跟踪 1.8V 和 3.3V 电源时的情形。

启动延迟

电源在其输入电源被施加时常并不立即启动。如果 LTC2925 试图在输入电源接入之后立刻使这些电源斜坡上升，则输出的启动有可能被延迟，从而使跟踪电路失效 (图 20)。该延迟常常利用一个软起动电容器来进行有意识的配置。其补救方法有两种：即减小从电源上的软起动电容器的数值，或增加由 C_{SDTMR} 来配置的停机定时器周期。

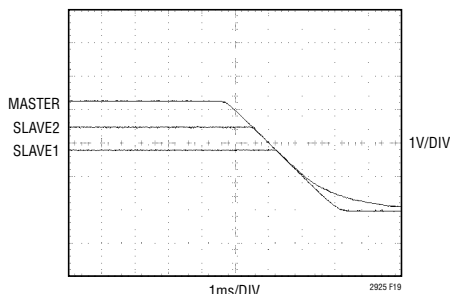


图 19：弱阻性负载

典型应用

布局的考虑

一定要在尽可能靠近 LTC2925 的电源引脚地方放置一个 0.1μF 的旁路电容器。

为了最大限度地降低从电源输出端上的噪声，应使 LTC2925 的 FBx 引脚与从电源的反馈节点之间的走线尽可能地简短。另外，不要把这些走线布设在具有快速转换时间的信号附近。在某些场合中，在靠近从电源的反馈节点地方增设一个与 LTC2925 的 FBx 引脚相串联的电阻器可能是有好处的。

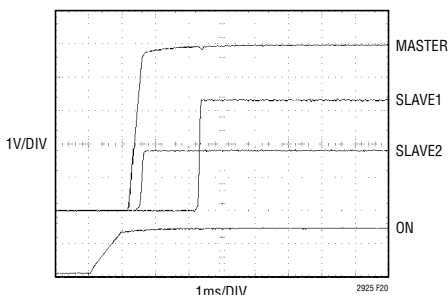


图 20：电源启动被延迟

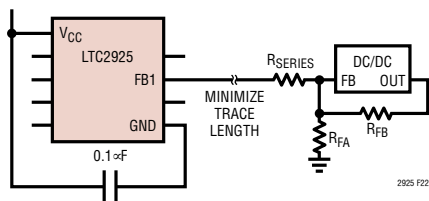


图 21：布局的考虑

该电阻器的阻值不得超过：

$$R_{\text{SERIES}} = \frac{1.6V - V_{\text{FB}}}{I_{\text{MAX}}} = \left(\frac{1.6V}{V_{\text{FB}}} - 1 \right) (R_{\text{FA}} \parallel R_{\text{FB}})$$

如果在从电源的反馈节点上已存在一个电容器(通常为补偿元件)，则该电阻器是最为有效的。增大从电源反馈节点上的电容虽将进一步提高噪声免疫力，但有可能对电源的稳定性和瞬态响应产生不良影响。

为了使电路断路器正确操作，强烈建议您在检测电阻器与 LTC2925 的 SENSEP 和 SENSEN 引脚之间采用开尔文 (Kelvin) 检测 PCB 连接。图 22 示出了 LTC2925 与检测电阻器的正确连接方法。PCB 的布局应该是平衡而对称的，以便最大限度地减少布线误差。此外，针对检测电阻器的 PCB 布局应采用上佳的热管理工艺技术，以实现最佳的检测电阻器功耗。

检测电阻器的额定功率应适应稳态故障电流水平，以使元件不致在电路断路器跳变之前受损。

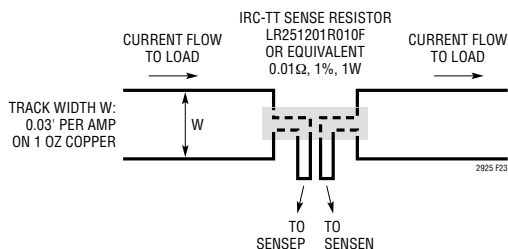


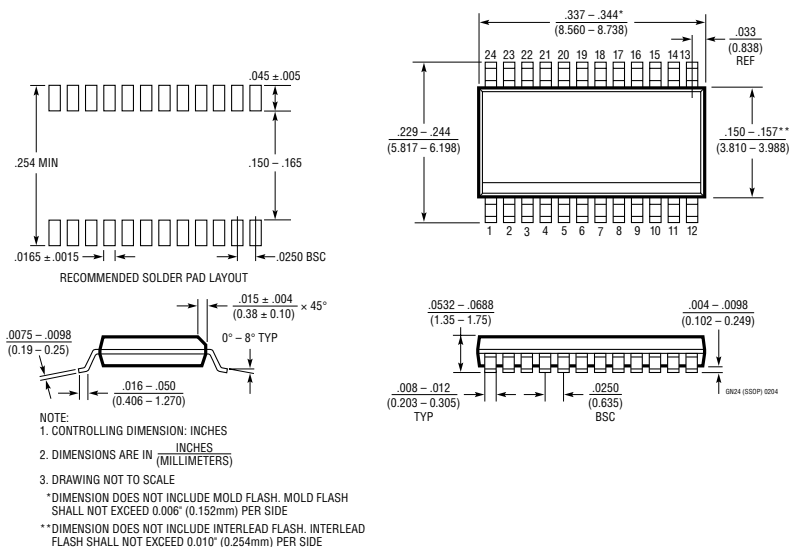
图 22：形成至检测电阻器的 PCB 连接

封装描述

GN 封装

24 引脚塑料 SSOP (窄式 .150 英寸)

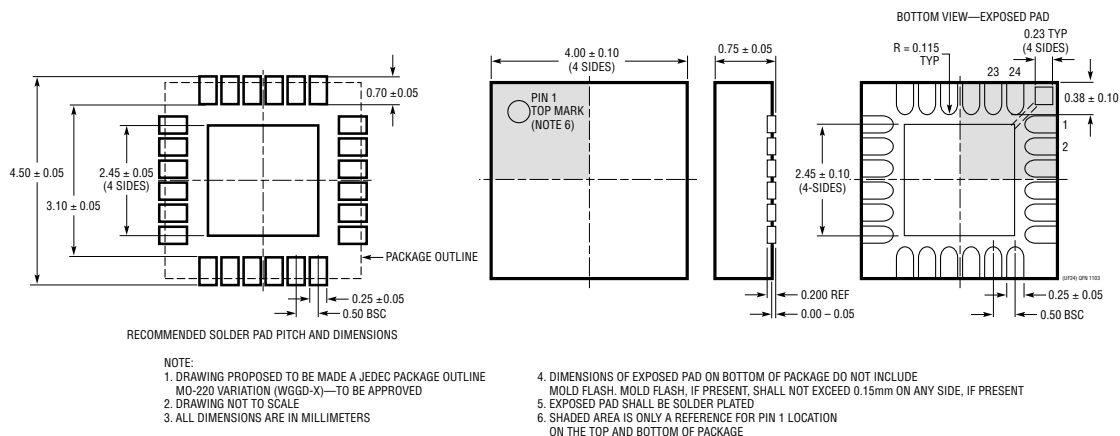
(参考 LTC DWG # 05-08-1641)



UF 封装

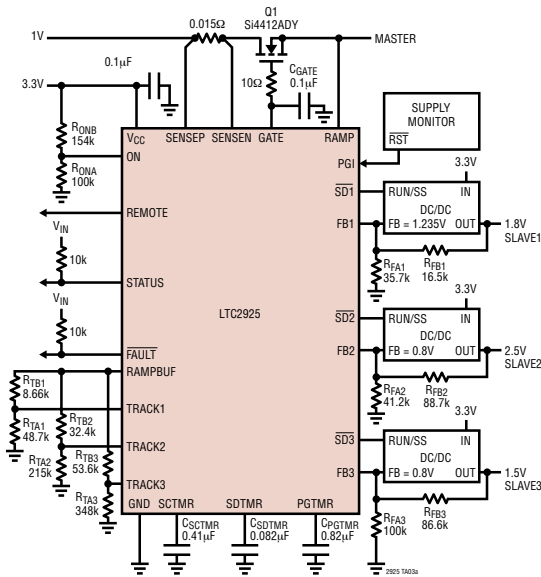
24 引脚塑料 QFN (4mm×4mm)

(参考 LTC DWG # 05-08-1697)

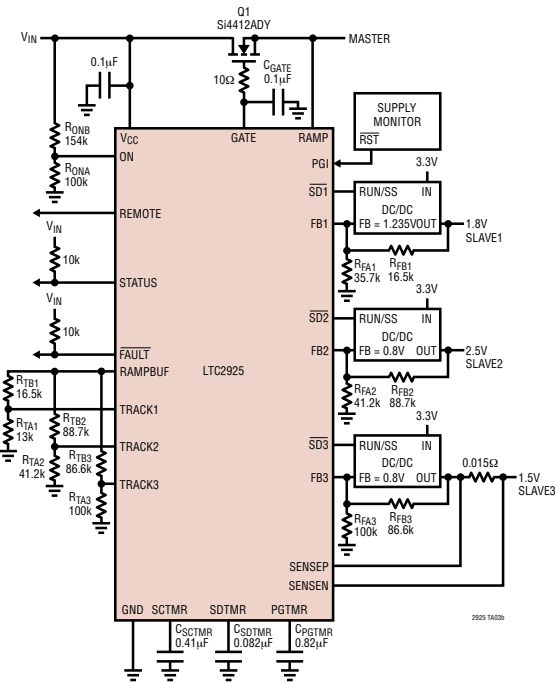


典型应用

外部 FET 控制 1V 电源



电子电路断路器监视从电源输出



相关器件

器件型号	描述	备注
LTC2900	采用 MSOP 和 DFN 封装的四路电压监控器	16 种用户可选组合, $\pm 1.5\%$ 门限准确度
LTC2901	带看门狗的四路电压监控器	16 种用户可选组合, 可调定时器
LTC2902	具有可调复位功能的四路电压监控器	5%、2.5%、10% 和 12.5% 可选电源容限
LTC2920	电源裕度调节控制器	单通道或双通道, 对称 / 不对称高电平和低电平裕度调节
LTC2921/LTC2922	具有输入监控器的电源跟踪器	包括 3 个 (LTC2921) 或 5 个 (LTC2922) 远端取样开关
LTC2923	电源排序 / 跟踪控制器	可在未采用 FET 的情况下控制两个电源, MSOP-10 和 DFN-12 封装