



ADuM5410/ADuM5411/ADuM5412

目录

特性.....	1	DIN V VDE V 0884-10 (VDE V 0884-10)隔离特性.....	14
应用.....	1	建议工作条件	14
概述.....	1	绝对最大额定值	15
功能框图.....	1	ESD 警告	15
修订历史.....	2	引脚配置和功能描述.....	16
技术规格	3	真值表	19
电气特性—5 V 原边输入电源/5 V 副边隔离电源.....	3	典型性能参数.....	20
电气特性—3.3 V 原边输入电源/3.3 V 副边隔离电源	5	术语	24
电气特性—5 V 原边输入电源/3.3 V 副边隔离电源.....	7	工作原理.....	25
电气特性—2.5 V 工作电压（仅数字隔离器通道）	9	应用信息.....	26
电气特性—1.8 V 工作电压（仅数字隔离器通道）	11	PCB 布局布线	26
封装特性	13	热分析	27
法规认证	13	传播延迟相关参数	27
隔离和安全相关特性	13	EMI 考虑.....	27
		功耗.....	27
		隔离寿命.....	27
		外形尺寸.....	29
		订购指南.....	29

修订历史

2016 年 7 月—修订版 0：初始版

技术规格

电气特性—5 V 原边输入电源/5 V 副边隔离电源

所有的典型值规格在 $T_A = 25^\circ\text{C}$, $V_{DD1} = V_{DDP} = V_{ISO} = 5\text{ V}$ 条件下测得。 V_{SEL} 电阻网络为: $R1 = 10\text{ k}\Omega \pm 1\%$ 、 $R2 = 30.9\text{ k}\Omega \pm 1\%$, 位于 V_{ISO} 和 GND_{ISO} 之间 (见图 31)。除非另有说明, 最小/最大规格适用于整个推荐的工作范围: $4.5\text{ V} \leq V_{DD1}, V_{DDP}, V_{ISO} \leq 5.5\text{ V}$, 以及 $-40^\circ\text{C} \leq T_A \leq +105^\circ\text{C}$ 。除非另有说明, 开关规格的测试条件为 $C_L = 15\text{ pF}$ 和 C_{MOS} 信号电平。

表 3.DC-DC 转换器静态规格

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
DC-DC转换器电源						
设定点	V_{ISO}	4.7	5.0	5.4	V	$I_{ISO} = 15\text{ mA}$ 、 $R1 = 10\text{ k}\Omega$ 、 $R2 = 30.9\text{ k}\Omega$
电压调整率	$V_{ISO}(\text{LINE})$		20		mV/V	$I_{ISO} = 15\text{ mA}$, $V_{DDP} = 4.5\text{ V}$ 至 5.5 V
负载调整率	$V_{ISO}(\text{LOAD})$		1	5	%	$I_{ISO} = 3\text{ mA}$ 至 27 mA
输出纹波	$V_{ISO}(\text{RIP})$		75		mV p-p	20 MHz带宽, $C_{BO} = 0.1\text{ }\mu\text{F} 10\text{ }\mu\text{F}$, $I_{ISO} = 27\text{ mA}$
输出噪声	$V_{ISO}(\text{NOISE})$		200		mV p-p	$C_{BO} = 0.1\text{ }\mu\text{F} 10\text{ }\mu\text{F}$, $I_{ISO} = 27\text{ mA}$
开关频率	f_{OSC}		125		MHz	
脉宽调制频率	f_{PWM}		600		kHz	
输出电源	$I_{ISO}(\text{MAX})$	30			mA	$V_{ISO} > 4.5\text{ V}$
$I_{ISO}(\text{MAX})$ 时效率			29		%	$I_{ISO} = 27\text{ mA}$
V_{DDP} 电源电流						
无 V_{ISO} 负载	$I_{DDP}(\text{Q})$		14	20	mA	
满 V_{ISO} 负载	$I_{DDP}(\text{MAX})$		104	140	mA	
热关断						
关断温度			154		$^\circ\text{C}$	
热滞			10		$^\circ\text{C}$	

表 4.数据通道电源电流规格

参数	符号	1 Mbps			25 Mbps			100 Mbps			单位	测试条件/注释
		最小值	典型值	最大值	最小值	典型值	最大值	最小值	典型值	最大值		
电源电流												$C_L = 0\text{ pF}$
ADuM5410	I_{DD1}	6.8		10	7.8		12	11.8		17.4	mA	
	I_{DD2}	2.1		3.7	3.9		5.7	9.2		13	mA	
ADuM5411	I_{DD1}	5.8		10.3	7.0		10.9	11.4		15.9	mA	
	I_{DD2}	4.0		6.85	5.5		8.5	10.3		14.0	mA	
ADuM5412	I_{DD1}	4.3		7.7	6.0		9.3	10.3		14.2	mA	
	I_{DD2}	5.3		8.7	6.7		10.1	11.0		14.9	mA	

表 5.开关规格

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
开关规格						
脉冲宽度	PW	6.6			ns	在脉宽失真(PWD)限值内
数据速率				150	Mbps	在PWD限值内
传播延迟	t_{PHL}, t_{PLH}	4.8	7.2	13	ns	50%输入至50%输出
脉冲宽度失真	PWD		0.5	3	ns	$ t_{PLH} - t_{PHL} $
温度变化率			1.5		ps/ $^\circ\text{C}$	
传播延迟偏斜	t_{PSK}			6.1	ns	相同温度、电压和负载下的任意两个单元之间
通道匹配						
同向	t_{PSKCD}		0.5	3.0	ns	
反向	t_{PSKOD}		0.5	3.0	ns	
抖动			490		ps p-p	
			70		ps rms	

表 6.输入和输出特性

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
直流规格						
输入阈值						
逻辑高电平	V_{IH}	$0.7 \times V_{ISO}$ 或 $0.7 \times V_{DD1}$			V	
逻辑低电平	V_{IL}			$0.3 \times V_{ISO}$ 或 $0.3 \times V_{DD1}$	V	
输出电压						
逻辑高电平	V_{OH}	$V_{DD1} - 0.2$ 或 $V_{DD2} - 0.2$	V_{DD1} 或 V_{DD2}		V	$I_{Ox}^1 = -20 \mu A$, $V_{Ix} = V_{IxH}^2$
		$V_{DD1} - 0.5$ 或 $V_{DD2} - 0.5$	$V_{DD1} - 0.2$ 或 $V_{DD2} - 0.2$		V	$I_{Ox} = -4 \text{ mA}$, $V_{Ix} = V_{IxH}$
逻辑低电平	V_{OL}		0.0	0.1	V	$I_{Ox} = 20 \mu A$, $V_{Ix} = V_{IxL}^3$
			0.0	0.4	V	$I_{Ox} = 4 \text{ mA}$, $V_{Ix} = V_{IxL}$
欠压闭锁	UVLO					V_{DD1} 、 V_{DD2} 和 V_{DDP} 电源
趋正阈值	V_{UV+}		1.6		V	
趋负阈值	V_{UV-}		1.5		V	
迟滞	V_{UVH}		0.1		V	
每个通道的输入电流	I_i	-10	+0.01	+10	μA	$0 \text{ V} \leq V_{Ix} \leq V_{DDx}$
静态电源电流						
ADuM5410						
	$I_{DD1 (Q)}$		1.2	2.2	mA	$V_{Ix} = \text{逻辑0}$
	$I_{DD2 (Q)}$		2.0	2.72	mA	$V_{Ix} = \text{逻辑0}$
	$I_{DD1 (Q)}$		12.0	20.0	mA	$V_{Ix} = \text{逻辑1}$
	$I_{DD2 (Q)}$		2.0	2.92	mA	$V_{Ix} = \text{逻辑1}$
ADuM5411						
	$I_{DD1 (Q)}$		1.6	2.46	mA	$V_{Ix} = \text{逻辑0}$
	$I_{DD2 (Q)}$		1.9	2.62	mA	$V_{Ix} = \text{逻辑0}$
	$I_{DD1 (Q)}$		10.0	17.0	mA	$V_{Ix} = \text{逻辑1}$
	$I_{DD2 (Q)}$		6.0	10.0	mA	$V_{Ix} = \text{逻辑1}$
ADuM5412						
	$I_{DD1 (Q)}$		1.6	2.46	mA	$V_{Ix} = \text{逻辑0}$
	$I_{DD2 (Q)}$		1.6	2.46	mA	$V_{Ix} = \text{逻辑0}$
	$I_{DD1 (Q)}$		7.2	11.5	mA	$V_{Ix} = \text{逻辑1}$
	$I_{DD2 (Q)}$		8.4	11.5	mA	$V_{Ix} = \text{逻辑1}$
动态电源电流						
输入	$I_{DDI (D)}$		0.01		mA/Mbps	输入切换, 50%占空比
输出	$I_{DDO (D)}$		0.01		mA/Mbps	输入切换, 50%占空比
交流规格						
输出上升/下降时间	t_R/t_F		2.5		ns	10%至90%
共模瞬变抗扰度 ⁴	$ CM_H $	75	100		kV/ μs	$V_{Ix} = V_{DD1}$ 或 V_{ISO} , 共模电压(V_{CM}) = 1000 V, 瞬变幅度 = 800 V
	$ CM_L $	75	100		kV/ μs	$V_{Ix} = 0 \text{ V}$, $V_{CM} = 1000 \text{ V}$, 瞬变幅度 = 800 V

¹ I_{Ox} 是通道 × 输出电流, 其中 x 表示 A、B、C 或 D。² V_{IxH} 是输入侧逻辑高电平。³ V_{IxL} 是输入侧逻辑低电平。⁴ $|CM_H|$ 是在维持电压输出(V_O) > 0.8 V_{DDx} 时能承受的最大共模电压压摆率。 $|CM_L|$ 是在维持 $V_O > 0.8 \text{ V}$ 时能保持的最大共模电压压摆率。共模电压压摆率适用于共模电压的上升沿和下降沿。

电气特性—3.3 V 原边输入电源/3.3 V 副边隔离电源

所有的典型值规格在 $T_A = 25^\circ\text{C}$ 、 $V_{DD1} = V_{DDP} = V_{ISO} = 3.3\text{ V}$ 条件下测得。 V_{SEL} 电阻网络为： $R1 = 10\text{ k}\Omega$ 、 $\pm 1\%$ 、 $R2 = 16.9\text{ k}\Omega \pm 1\%$ ，位于 V_{ISO} 和 GND_{ISO} 之间（见图 31）。除非另有说明，最小/最大规格适用于整个推荐的工作范围： $3.0\text{ V} \leq V_{DD1}$ 、 V_{DDP} 、 $V_{ISO} \leq 3.6\text{ V}$ 和 $-40^\circ\text{C} \leq T_A \leq +105^\circ\text{C}$ 。除非另有说明，开关规格的测试条件为 $C_L = 15\text{ pF}$ 和 CMOS 信号电平。

表 7.DC-DC 转换器静态规格

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
DC-DC转换器电源						
设定点	V_{ISO}	3.0	3.3	3.6	V	$I_{ISO} = 10\text{ mA}$ 、 $R1 = 10\text{ k}\Omega$ 、 $R2 = 16.9\text{ k}\Omega$
电压调整率	$V_{ISO}(\text{LINE})$		20		mV/V	$I_{ISO} = 10\text{ mA}$ ， $V_{DD1} = 3.0\text{ V}$ 至 3.6 V
负载调整率	$V_{ISO}(\text{LOAD})$		1	5	%	$I_{ISO} = 2\text{ mA}$ 至 18 mA
输出纹波	$V_{ISO}(\text{RIP})$		50		mV p-p	20 MHz带宽， $C_{BO} = 0.1\text{ }\mu\text{F} 10\text{ }\mu\text{F}$ ， $I_{ISO} = 18\text{ mA}$
输出噪声	$V_{ISO}(\text{NOISE})$		130		mV p-p	$C_{BO} = 0.1\text{ }\mu\text{F} 10\text{ }\mu\text{F}$ ， $I_{ISO} = 18\text{ mA}$
开关频率	f_{OSC}		125		MHz	
脉宽调制频率	f_{PWM}		600		kHz	
输出电源	$I_{ISO}(\text{MAX})$	20			mA	$3.6\text{ V} > V_{ISO} > 3\text{ V}$
$I_{ISO}(\text{MAX})$ 时效率			27		%	$I_{ISO} = 18\text{ mA}$
V_{DDP} 电源电流						
无 V_{ISO} 负载	$I_{DDP}(Q)$		14	20	mA	
满 V_{ISO} 负载	$I_{DDP}(\text{MAX})$		77	115	mA	
热关断						
关断温度			154		$^\circ\text{C}$	
热滞			10		$^\circ\text{C}$	

表 8.数据通道电源电流规格

参数	符号	1 Mbps			25 Mbps			100 Mbps			单位	测试条件/注释
		最小值	典型值	最大值	最小值	典型值	最大值	最小值	典型值	最大值		
电源电流												$C_L = 0\text{ pF}$
ADuM5410	I_{DD1}	6.6	9.8		7.4	11.2		10.7	15.9		mA	
	I_{DD2}	2.0	3.7		3.5	5.5		8.2	11.6		mA	
ADuM5411	I_{DD1}	5.65	10.1		6.65	10.5		10.4	14.9		mA	
	I_{DD2}	3.9	6.65		5.2	8.0		9.4	12.8		mA	
ADuM5412	I_{DD1}	4.3	7.7		5.6	9.0		9.1	13		mA	
	I_{DD2}	5.0	8.4		6.2	9.6		9.8	13.7		mA	

表 9.开关规格

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
开关规格						
脉冲宽度	PW	6.7			ns	在PWD限值内
数据速率				150	Mbps	在PWD限值内
传播延迟	t_{PHL} , t_{PLH}		6.8	14	ns	50%输入至50%输出
脉冲宽度失真	PWD		0.7	3.0	ns	$ t_{PLH} - t_{PHL} $
温度变化率			1.5		$\text{ps}/^\circ\text{C}$	
传播延迟偏斜	t_{PSK}			7.5	ns	相同温度、电压和负载下的任意两个单元之间
通道匹配						
同向	t_{PSKCD}		0.7	3.0	ns	
反向	t_{PSKOD}		0.7	3.0	ns	
抖动			640		ps p-p	
			75		ns rms	

表 10.输入和输出特性

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
直流规格						
输入阈值						
逻辑高电平	V_{IH}	$0.7 \times V_{ISO}$ 或 $0.7 \times V_{DD1}$			V	
逻辑低电平	V_{IL}			$0.3 \times V_{ISO}$ 或 $0.3 \times V_{DD1}$	V	
输出电压						
逻辑高电平	V_{OH}	$V_{DD1} - 0.2$ 或 $V_{DD2} - 0.2$ $V_{DD1} - 0.5$ 或 $V_{DD2} - 0.5$	V_{DD1} 或 V_{DD2} $V_{DD1} - 0.2$ 或 $V_{DD2} - 0.2$		V V	$I_{OX} = -20 \mu A, V_{IX} = V_{IXH}$ $I_{OX} = -4 \text{ mA}, V_{IX} = V_{IXH}$
逻辑低电平	V_{OL}		0.0 0.0	0.1 0.4	V V	$I_{OX} = 20 \mu A, V_{IX} = V_{IXL}$ $I_{OX} = 4 \text{ mA}, V_{IX} = V_{IXL}$
欠压闭锁	UVLO					V_{DD1} 、 V_{DD2} 和 V_{DDP} 电源
趋正阈值	V_{UV+}		1.6		V	
趋负阈值	V_{UV-}		1.5		V	
迟滞	V_{UVH}		0.1		V	
每个通道的输入电流	I_I	-10	+0.01	+10	μA	$0 \text{ V} \leq V_{IX} \leq V_{DDX}$
静态电源电流						
ADuM5410						
$I_{DD1} (Q)$			1.2	2.12	mA	$V_{IX} = \text{逻辑0}$
$I_{DD2} (Q)$			2.0	2.68	mA	$V_{IX} = \text{逻辑0}$
$I_{DD1} (Q)$			12.0	19.6	mA	$V_{IX} = \text{逻辑1}$
$I_{DD2} (Q)$			2.0	2.8	mA	$V_{IX} = \text{逻辑1}$
ADuM5411						
$I_{DD1} (Q)$			1.5	2.36	mA	$V_{IX} = \text{逻辑0}$
$I_{DD2} (Q)$			1.8	2.52	mA	$V_{IX} = \text{逻辑0}$
$I_{DD1} (Q)$			9.8	16.7	mA	$V_{IX} = \text{逻辑1}$
$I_{DD2} (Q)$			5.7	9.7	mA	$V_{IX} = \text{逻辑1}$
ADuM5412						
$I_{DD1} (Q)$			1.6	2.4	mA	$V_{IX} = \text{逻辑0}$
$I_{DD2} (Q)$			1.6	2.4	mA	$V_{IX} = \text{逻辑0}$
$I_{DD1} (Q)$			7.2	11.2	mA	$V_{IX} = \text{逻辑1}$
$I_{DD2} (Q)$			8.4	11.2	mA	$V_{IX} = \text{逻辑1}$
动态电源电流						
输入	$I_{DDI} (D)$		0.01		mA/Mbps	输入切换, 50%占空比
输出	$I_{DDO} (D)$		0.01		mA/Mbps	输入切换, 50%占空比
交流规格						
输出上升/下降时间	t_R/t_F		2.5		ns	10%至90%
共模瞬变抗扰度 ¹	$ CM_H $	75	100		kV/ μs	$V_{IX} = V_{DD1}$ 或 V_{ISO} , $V_{CM} = 1000 \text{ V}$, 瞬变幅度 = 800 V
	$ CM_L $	75	100		kV/ μs	$V_{IX} = 0 \text{ V}$, $V_{CM} = 1000 \text{ V}$, 瞬变幅度 = 800 V

¹ $|CM_H|$ 是在维持电压输出(V_O) > 0.8 V_{DDX} 时能承受的最大共模电压摆率。 $|CM_L|$ 是在维持 V_O > 0.8 V 时能保持的最大共模电压摆率。共模电压摆率适用于共模电压的上升沿和下降沿。

电气特性—5 V 原边输入电源/3.3 V 副边隔离电源

所有的典型值规格在 $T_A = 25^\circ\text{C}$, $V_{DD1} = V_{DDP} = 5.0\text{ V}$, $V_{ISO} = 3.3\text{ V}$ 条件下测得。VSEL 电阻网络为: $R1 = 10\text{ k}\Omega \pm 1\%$, $R2 = 16.9\text{ k}\Omega \pm 1\%$, 位于 V_{ISO} 和 GND_{ISO} 之间 (见图 31)。除非另有说明, 最小/最大规格适用于整个推荐的工作范围: $4.5\text{ V} \leq V_{DD1} = V_{DDP} \leq 5.5\text{ V}$ 、 $3.0\text{ V} \leq V_{ISO} \leq 3.6\text{ V}$ 和 $-40^\circ\text{C} \leq T_A \leq +105^\circ\text{C}$ 。除非另有说明, 开关规格的测试条件为 $C_L = 15\text{ pF}$ 和 CMOS 信号电平。

表 11.DC-DC 转换器静态规格

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
DC-DC 转换器电源						
设定点	V_{ISO}	3.0	3.3	3.6	V	$I_{ISO} = 15\text{ mA}$ 、 $R1 = 10\text{ k}\Omega$ 、 $R2 = 16.9\text{ k}\Omega$
电压调整率	$V_{ISO}(\text{LINE})$		20		mV/V	$I_{ISO} = 15\text{ mA}$, $V_{DD1} = 3.0\text{ V}$ 至 3.6 V
负载调整率	$V_{ISO}(\text{LOAD})$		1	5	%	$I_{ISO} = 3\text{ mA}$ 至 27 mA
输出纹波	$V_{ISO}(\text{RIP})$		50		mV p-p	20 MHz 带宽, $C_{BO} = 0.1\text{ }\mu\text{F} \parallel 10\text{ }\mu\text{F}$, $I_{ISO} = 27\text{ mA}$
输出噪声	$V_{ISO}(\text{NOISE})$		130		mV p-p	$C_{BO} = 0.1\text{ }\mu\text{F} \parallel 10\text{ }\mu\text{F}$, $I_{ISO} = 27\text{ mA}$
开关频率	f_{OSC}		125		MHz	
脉宽调制频率	f_{PWM}		600		kHz	
输出电源	$I_{ISO}(\text{MAX})$	30			mA	$3.6\text{ V} > V_{ISO} > 3\text{ V}$
$I_{ISO}(\text{MAX})$ 时效率			24		%	$I_{ISO} = 27\text{ mA}$
V_{DDP} 电源电流						
无 V_{ISO} 负载	$I_{DDP}(\text{Q})$		14	20	mA	
满 V_{ISO} 负载	$I_{DDP}(\text{MAX})$		85	115	mA	
热关断						
关断温度			154		$^\circ\text{C}$	
热滞			10		$^\circ\text{C}$	

表 12.数据通道电源电流规格

参数	符号	1 Mbps			25 Mbps			100 Mbps			单位	测试条件/注释
		最小值	典型值	最大值	最小值	典型值	最大值	最小值	典型值	最大值		
电源电流												$C_L = 0\text{ pF}$
ADuM5410	I_{DD1}	6.8	10		7.8	12		11.8	17.4		mA	
	I_{DD2}	2.0	3.7		3.5	5.5		8.2	11.6		mA	
ADuM5411	I_{DD1}	5.8	10.3		7.0	10.9		11.4	15.9		mA	
	I_{DD2}	3.9	6.65		5.2	8.0		9.4	12.8		mA	
ADuM5412	I_{DD1}	4.3	7.7		6.0	9.3		10.3	14.2		mA	
	I_{DD2}	5.0	8.4		6.2	9.6		9.8	13.7		mA	

表 13.开关规格

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
开关规格						
脉冲宽度	PW	6.7			ns	在 PWD 限值内
数据速率				150	Mbps	在 PWD 限值内
传播延迟	t_{PHL} , t_{PLH}		6.8	14	ns	50% 输入至 50% 输出
脉冲宽度失真	PWD		0.7	3.0	ns	$ t_{PLH} - t_{PHL} $
温度变化率			1.5		$\text{ps}/^\circ\text{C}$	
传播延迟偏斜	t_{PSK}			7.5	ns	相同温度、电压和负载下的任意两个单元之间
通道匹配						
同向	t_{PSKCD}		0.7	3.0	ns	
反向	t_{PSKOD}		0.7	3.0	ns	
抖动			640		ps p-p	
			75		ns rms	

表 14. 输入和输出特性

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
直流规格						
输入阈值						
逻辑高电平	V_{IH}	$0.7 \times V_{ISO}$ 或 $0.7 \times V_{DD1}$			V	
逻辑低电平	V_{IL}			$0.3 \times V_{ISO}$ 或 $0.3 \times V_{DD1}$	V	
输出电压						
逻辑高电平	V_{OH}	$V_{DD1} - 0.2$ 或 $V_{DD2} - 0.2$	V_{DD1} 或 V_{DD2}		V	$I_{OX} = -20 \mu A$, $V_{IX} = V_{IXH}$ $I_{OX} = -4 \text{ mA}$, $V_{IX} = V_{IXH}$
		$V_{DD1} - 0.5$ 或 $V_{DD2} - 0.5$	$V_{DD1} - 0.2$ 或 $V_{DD2} - 0.2$		V	
逻辑低电平	V_{OL}		0.0	0.1	V	$I_{OX} = 20 \mu A$, $V_{IX} = V_{IXL}$ $I_{OX} = 4 \text{ mA}$, $V_{IX} = V_{IXL}$ V_{DD1} 、 V_{DD2} 和 V_{DDP} 电源
			0.0	0.4	V	
欠压闭锁	UVLO					
趋正阈值	V_{UV+}		1.6		V	
趋负阈值	V_{UV-}		1.5		V	
迟滞	V_{UVH}		0.1		V	
每个通道的输入电流	I_I	-10	+0.01	+10	μA	$0 \text{ V} \leq V_{IX} \leq V_{DDX}$
静态电源电流						
ADuM5410						
	$I_{DD1 (Q)}$		1.2	2.2	mA	$V_{IX} = \text{逻辑0}$
	$I_{DD2 (Q)}$		2.0	2.68	mA	$V_{IX} = \text{逻辑0}$
	$I_{DD1 (Q)}$		12.0	20.0	mA	$V_{IX} = \text{逻辑1}$
	$I_{DD2 (Q)}$		2.0	2.8	mA	$V_{IX} = \text{逻辑1}$
ADuM5411						
	$I_{DD1 (Q)}$		1.6	2.46	mA	$V_{IX} = \text{逻辑0}$
	$I_{DD2 (Q)}$		1.8	2.52	mA	$V_{IX} = \text{逻辑0}$
	$I_{DD1 (Q)}$		10.0	17.0	mA	$V_{IX} = \text{逻辑1}$
	$I_{DD2 (Q)}$		5.7	9.7	mA	$V_{IX} = \text{逻辑1}$
ADuM5412						
	$I_{DD1 (Q)}$		1.6	2.46	mA	$V_{IX} = \text{逻辑0}$
	$I_{DD2 (Q)}$		1.6	2.4	mA	$V_{IX} = \text{逻辑0}$
	$I_{DD1 (Q)}$		7.2	11.5	mA	$V_{IX} = \text{逻辑1}$
	$I_{DD2 (Q)}$		8.4	11.2	mA	$V_{IX} = \text{逻辑1}$
动态电源电流						
输入	$I_{DDI (D)}$		0.01		mA/Mbps	输入切换, 50%占空比
输出	$I_{DDO (D)}$		0.01		mA/Mbps	输入切换, 50%占空比
交流规格						
输出上升/下降时间	t_R/t_F		2.5		ns	10%至90%
共模瞬变抗扰度 ¹	$ CM_H $	75	100		kV/ μs	$V_{IX} = V_{DD1}$ 或 V_{ISO} , $V_{CM} = 1000 \text{ V}$, 瞬变幅度 = 800 V
	$ CM_L $	75	100		kV/ μs	$V_{IX} = 0 \text{ V}$, $V_{CM} = 1000 \text{ V}$, 瞬变幅度 = 800 V

¹ $|CM_H|$ 是在维持电压输出(V_O) > 0.8 V_{DDX} 时能承受的最大共模电压摆率。 $|CM_L|$ 是在维持 V_O > 0.8 V时能保持的最大共模电压摆率。共模电压摆率适用于共模电压的上升沿和下降沿。

电气特性—2.5 V 工作电压（仅数字隔离器通道）

所有典型规格在 $T_A = 25^\circ\text{C}$ 、 $V_{DD1} = V_{DD2} = 2.5\text{ V}$ 下测得。除非另有说明，最小值/最大值适用于整个推荐工作范围： $2.25\text{ V} \leq V_{DD1} \leq 2.75\text{ V}$ 、 $2.25\text{ V} \leq V_{DD2} \leq 2.75\text{ V}$ 和 $-40^\circ\text{C} \leq T_A \leq +105^\circ\text{C}$ 。除非另有说明，开关规格的测试条件为 $C_L = 15\text{ pF}$ 和 CMOS 信号电平。电源电流用 50% 占空比信号测定。

表 15. 数据通道电源电流规格

参数	符号	1 Mbps			25 Mbps			100 Mbps			单位	测试条件/ 注释
		最小值	典型值	最大值	最小值	典型值	最大值	最小值	典型值	最大值		
电源电流												$C_L = 0\text{ pF}$
ADuM5410	I_{DD1}	6.5		9.8	7.3		11.1	10.4		15.5	mA	
	I_{DD2}	2.0		3.6	3.3		5.2	7.3		10.2	mA	
ADuM5411	I_{DD1}	5.6		10.0	6.4		10.4	9.7		14.5	mA	
	I_{DD2}	3.8		6.55	4.8		7.7	8.3		11.5	mA	
ADuM5412	I_{DD1}	4.3		7.7	5.4		8.8	8.8		12.7	mA	
	I_{DD2}	5.0		8.4	6.1		9.5	9.5		13.4	mA	

表 16. 开关规格

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
开关规格						
脉冲宽度	PW	6.6			ns	在 PWD 限值内
数据速率				150	Mbps	在 PWD 限值内
传播延迟	t_{PHL} , t_{PLH}	5.0	7.0	14	ns	50% 输入至 50% 输出
脉冲宽度失真	PWD		0.7	3	ns	$ t_{PLH} - t_{PHL} $
温度变化率			1.5		ps/ $^\circ\text{C}$	
传播延迟偏斜	t_{PSK}			6.8	ns	相同温度、电压和负载下的任意两个单元之间
通道匹配						
同向	t_{PSKCD}		0.7	3.0	ns	
反向	t_{PSKOD}		0.7	3.0	ns	
抖动			800		ps p-p	
			190		ps rms	

表 17.输入和输出特性

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
直流规格						
输入阈值						
逻辑高电平	V_{IH}	$0.7 \times V_{ISO}$ 或 $0.7 \times V_{DD1}$			V	
逻辑低电平	V_{IL}			$0.3 \times V_{ISO}$ 或 $0.3 \times V_{DD1}$	V	
输出电压						
逻辑高电平	V_{OH}	$V_{DD1} - 0.2$ 或 $V_{DD2} - 0.2$	V_{DD1} 或 V_{DD2}		V	$I_{OX} = -20 \mu A$, $V_{IX} = V_{IXH}$
		$V_{DD1} - 0.5$ 或 $V_{DD2} - 0.5$	$V_{DD1} - 0.2$ 或 $V_{DD2} - 0.2$		V	$I_{OX} = -4 \text{ mA}$, $V_{IX} = V_{IXH}$
逻辑低电平	V_{OL}		0.0	0.1	V	$I_{OX} = 20 \mu A$, $V_{IX} = V_{IXL}$
			0.0	0.4	V	$I_{OX} = 4 \text{ mA}$, $V_{IX} = V_{IXL}$
欠压闭锁	UVLO					V_{DD1} 、 V_{DD2} 和 V_{DDP} 电源
趋正阈值	V_{UV+}		1.6		V	
趋负阈值	V_{UV-}		1.5		V	
迟滞	V_{UVH}		0.1		V	
每个通道的输入电流	I_I	-10	+0.01	+10	μA	$0 \text{ V} \leq V_{IX} \leq V_{DDX}$
静态电源电流						
ADuM5410						
	$I_{DD1 (Q)}$		1.2	2.0	mA	$V_{IX} = \text{逻辑0}$
	$I_{DD2 (Q)}$		2.0	2.64	mA	$V_{IX} = \text{逻辑0}$
	$I_{DD1 (Q)}$		1.2	19.6	mA	$V_{IX} = \text{逻辑1}$
	$I_{DD2 (Q)}$		2.0	2.76	mA	$V_{IX} = \text{逻辑1}$
ADuM5411						
	$I_{DD1 (Q)}$		1.46	2.32	mA	$V_{IX} = \text{逻辑0}$
	$I_{DD2 (Q)}$		1.75	2.47	mA	$V_{IX} = \text{逻辑0}$
	$I_{DD1 (Q)}$		9.7	16.6	mA	$V_{IX} = \text{逻辑1}$
	$I_{DD2 (Q)}$		5.67	9.67	mA	$V_{IX} = \text{逻辑1}$
ADuM5412						
	$I_{DD1 (Q)}$		1.6	2.32	mA	$V_{IX} = \text{逻辑0}$
	$I_{DD2 (Q)}$		1.6	2.32	mA	$V_{IX} = \text{逻辑0}$
	$I_{DD1 (Q)}$		7.2	11.2	mA	$V_{IX} = \text{逻辑1}$
	$I_{DD2 (Q)}$		8.4	11.2	mA	$V_{IX} = \text{逻辑1}$
动态电源电流						
动态输入	$I_{DDI (D)}$		0.01		mA/Mbps	输入切换, 50%占空比
动态输出	$I_{DDO (D)}$		0.01		mA/Mbps	输入切换, 50%占空比
交流规格						
输出上升/下降时间	t_R/t_F		2.5		ns	10%至90%
共模瞬变抗扰度 ¹	$ CM_H $	75	100		kV/ μs	$V_{IX} = V_{DD1}$ 或 V_{ISO} , $V_{CM} = 1000 \text{ V}$, 瞬变幅度 = 800 V
	$ CM_L $	75	100		kV/ μs	$V_{IX} = 0 \text{ V}$, $V_{CM} = 1000 \text{ V}$, 瞬变幅度 = 800 V

¹ $|CM_H|$ 是在维持电压输出(V_O) > 0.8 V_{DDX} 时能承受的最大共模电压压摆率。 $|CM_L|$ 是在维持 V_O > 0.8 V 时能保持的最大共模电压压摆率。共模电压压摆率适用于共模电压的上升沿和下降沿。

电气特性—1.8 V 工作电压（仅数字隔离器通道）

所有典型规格在 $T_A = 25^\circ\text{C}$ 、 $V_{DD1} = V_{DD2} = 1.8\text{ V}$ 下测得。除非另有说明，最小值/最大值适用于整个推荐工作范围： $1.7\text{ V} \leq V_{DD1} \leq 1.9\text{ V}$ 、 $1.7\text{ V} \leq V_{DD2} \leq 1.9\text{ V}$ 和 $-40^\circ\text{C} \leq T_A \leq +105^\circ\text{C}$ 。除非另有说明，开关规格的测试条件为 $C_L = 15\text{ pF}$ 和 CMOS 信号电平。电源电流用 50% 占空比信号测定。

表 18. 数据通道电源电流规格

参数	符号	1 Mbps			25 Mbps			100 Mbps			单位	测试条件/ 注释
		最小值	典型值	最大值	最小值	典型值	最大值	最小值	典型值	最大值		
电源电流												$C_L = 0$ pF
ADuM5410	I_{DD1}		6.4	9.8		7.2	11		10.2	15.2	mA	
	I_{DD2}		1.9	3.5		3.1	5.0		6.8	10	mA	
ADuM5411	I_{DD1}		5.5	9.1		6.3	10.0		9.6	14.0	mA	
	I_{DD2}		3.72	6.45		4.8	7.5		8.4	11.2	mA	
ADuM5412	I_{DD1}		4.3	7.7		5.3	8.7		8.6	12.6	mA	
	I_{DD2}		4.9	8.3		6.0	9.4		9.3	13.3	mA	

表 19. 开关规格

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
开关规格						
脉冲宽度	PW	6.6			ns	在 PWD 限值内
数据速率				150	Mbps	在 PWD 限值内
传播延迟	t_{PHL} , t_{PLH}	5.8	8.7	15	ns	50% 输入至 50% 输出
脉冲宽度失真	PWD		0.7	3	ns	$ t_{PLH} - t_{PHL} $
温度变化率			1.5		ps/°C	
传播延迟偏斜	t_{PSK}			7.0	ns	相同温度、电压和负载下的任意两个单元之间
通道匹配						
同向	t_{PSKCD}		0.7	3.0	ns	
反向	t_{PSKOD}		0.7	3.0	ns	
抖动			470		ps p-p	
			70		ps rms	

表 20.输入和输出特性

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
直流规格						
输入阈值						
逻辑高电平	V_{IH}	$0.7 \times V_{DDx}$			V	
逻辑低电平	V_{IL}			$0.3 \times V_{DDx}$	V	
输出电压						
逻辑高电平	V_{OH}	$V_{DDx} - 0.1$	V_{DDx}		V	$I_{Ox} = -20 \mu A$, $V_{Ix} = V_{IxH}$
		$V_{DDx} - 0.4$	$V_{DDx} - 0.2$		V	$I_{Ox} = -4 \text{ mA}$, $V_{Ix} = V_{IxH}$
逻辑低电平	V_{OL}		0.0	0.1	V	$I_{Ox} = 20 \mu A$, $V_{Ix} = V_{IxL}$
			0.2	0.4	V	$I_{Ox} = 4 \text{ mA}$, $V_{Ix} = V_{IxL}$
欠压闭锁	UVLO					V_{DD1} 、 V_{DD2} 和 V_{DDP} 电源
趋正阈值	V_{UV+}		1.6		V	
趋负阈值	V_{UV-}		1.5		V	
迟滞	V_{UVH}		0.1		V	
每个通道的输入电流	I_I	-10	+0.01	+10	μA	$0 \text{ V} \leq V_{Ix} \leq V_{DDx}$
静态电源电流						
ADuM5410						
	$I_{DD1(Q)}$		1.2	1.92	mA	$V_{Ix} = \text{逻辑0}$
	$I_{DD2(Q)}$		2.0	2.64	mA	$V_{Ix} = \text{逻辑0}$
	$I_{DD1(Q)}$		12.0	19.6	mA	$V_{Ix} = \text{逻辑1}$
	$I_{DD2(Q)}$		2.0	2.76	mA	$V_{Ix} = \text{逻辑1}$
ADuM5411						
	$I_{DD1(Q)}$		1.4	2.28	mA	$V_{Ix} = \text{逻辑0}$
	$I_{DD2(Q)}$		1.73	2.45	mA	$V_{Ix} = \text{逻辑0}$
	$I_{DD1(Q)}$		9.6	16.5	mA	$V_{Ix} = \text{逻辑1}$
	$I_{DD2(Q)}$		5.6	9.6	mA	$V_{Ix} = \text{逻辑1}$
ADuM5412						
	$I_{DD1(Q)}$		1.6	2.28	mA	$V_{Ix} = \text{逻辑0}$
	$I_{DD2(Q)}$		1.6	2.28	mA	$V_{Ix} = \text{逻辑0}$
	$I_{DD1(Q)}$		7.2	11.2	mA	$V_{Ix} = \text{逻辑1}$
	$I_{DD2(Q)}$		8.4	11.2	mA	$V_{Ix} = \text{逻辑1}$
动态电源电流						
输入	$I_{DDI(D)}$		0.01		mA/Mbps	输入切换, 50%占空比
输出	$I_{DDO(D)}$		0.01		mA/Mbps	输入切换, 50%占空比
交流规格						
输出上升/下降时间	t_R/t_F		2.5		ns	10%至90%
共模瞬变抗扰度 ¹	$ CM_H $	75	100		kV/ μs	$V_{Ix} = V_{DD1}$ 或 V_{ISO} , $V_{CM} = 1000 \text{ V}$, 瞬变幅度 = 800 V
	$ CM_L $	75	100		kV/ μs	$V_{Ix} = 0 \text{ V}$, $V_{CM} = 1000 \text{ V}$, 瞬变幅 度 = 800 V

¹ $|CM_H|$ 是在维持电压输出(V_O) > 0.8 V_{DDx} 时能承受的最大共模电压压摆率。 $|CM_L|$ 是在维持 V_O > 0.8 V时能保持的最大共模电压压摆率。共模电压压摆率适用于共模电压的上升沿和下降沿。

封装特性

表 21.热和隔离特性

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
电阻（输入至输出） ¹	R _{l-o}		10 ¹²		Ω	f = 1 MHz
电容（输入至输出） ¹	C _{l-o}		2.2		pF	
输入电容 ²	C _i		4.0		pF	
IC结至环境热阻	θ _{JA}		50		°C/W	热电偶位于封装底部中心，利用细走线的4层电路板进行测试 ³

¹ 假设器件为双端器件：引脚1与引脚8短路，引脚9与引脚16短路。

² 输入电容是从任意输入数据引脚到地的容值。

³ 热模型定义见“热分析”部分。

法规认证

表 22.

UL（申请中） ¹	CSA（申请中）	VDE（申请中） ²	CQC（申请中）
1577器件认可程序认可 ¹ 单一保护，2500 V rms隔离电压	CSA元件验收通知5A CSA 60950-1-07+A1+A2和IEC 60950-1，第二版，+A1+A2： 基本绝缘，400 V rms（565 V峰值） 基本绝缘(1MOPP)，250 V rms（354 V峰值） CSA 61010-1-12和IEC 61010-1第三版 基本绝缘，300 V rms市电，530 V rms（750 V峰值）	DIN V VDE V 0884-10 (VDE V 0884-10):2006-12 加强绝缘565 V峰值，V _{IOSM} = 4 kV峰值	CQC11-471543-2012认证 GB4943.1-2011： 基本绝缘，400 V rms（565 V峰值）
文件E214100	文件205078	文件2471900-4880-0001	文件（申请中）

¹ 依据 UL 1577，每个 [ADuM5410/ADuM5411/ADuM5412](#) 器件都经过 1 秒钟绝缘测试电压≥ 3000 V rms 的验证测试（漏电流检测限值为 10 μA）。

² 依据 DIN V VDE V 0884-10，每个 [ADuM5410/ADuM5411/ADuM5412](#) 器件都经过 1 秒钟绝缘测试电压≥ 1050 V 峰值的验证测试（局部放电检测限值为 5 pC）。
器件标识中的*表示通过 DIN V VDE V 0884-10 认证。

隔离和安全相关特性

表 23.安全相关的关键尺寸和材料特性

参数	符号	值	单位	测试条件/注释
额定电介质隔离电压		2500	V rms	持续1分钟
最小外部气隙（间隙）	L(I01)	5.3	mm，最小值	测量输入端至输出端，隔空最短距离
最小外部爬电距离	L(I02)	5.3	mm，最小值	测量输入端至输出端，沿壳体最短距离
印刷电路板层中的最小间隙（PCB间隙）	L(PCB)	5.6	mm，最小值	测量输入端至输出端，PCB安装层中的隔空最短距离，视线
最小内部间隙		17	μm，最小值	最小隔离距离
漏电阻抗（相对漏电指数）	CTI	>400	V	DIN IEC 112/VDE 0303第1部分
隔离组		II		材料组（DIN VDE 0110，1/89，表1）

DIN VDE V 0884-10 (VDE V 0884-10)隔离特性

这些隔离器适合安全限制数据范围内的加强电气隔离。通过保护电路保持安全数据。封装上的星号(*)标志表示通过 DIN VDE V 0884-10 认证。

表 24.VDE 特性

描述	测试条件/注释	符号	特性	单位
DIN VDE 0110装置分类				
额定市电电压≤150 V rms			I至IV	
额定市电电压≤300 V rms			I至IV	
额定市电电压≤400 V rms			I至III	
环境分类			40/105/21	
污染度 (DIN VDE 0110, 表1)			2	
最大工作绝缘电压		V_{IORM}	565	V峰值
输入至输出测试电压, 方法b1	$V_{IORM} \times 1.875 = V_{PR}$, 100%生产测试, $t_m = 1$ 秒, 局部放电 < 5 pC	V_{PR}	1059	V峰值
输入至输出测试电压, 方法a		V_{PR}		
跟随环境测试, 子类1	$V_{IORM} \times 1.5 = V_{pd(m)}$, $t_{ini} = 60$ 秒, $t_m = 10$ 秒, 局部放电 < 5 pC	$V_{pd(m)}$	848	V峰值
跟随输入和/或安全测试, 子类2和子类3	$V_{IORM} \times 1.2 = V_{pd(m)}$, $t_{ini} = 60$ 秒, $t_m = 10$ 秒, 局部放电 < 5 pC	$V_{pd(m)}$	678	V峰值
最高允许过压	瞬变过压, $t_{TR} = 10$ 秒	V_{IOTM}	3535	V峰值
耐受隔离电压	1分钟耐受额定值	V_{ISO}	2500	V rms
浪涌隔离电压 (基本)	$V_{IOSM(TEST)} = 10$ kV; $1.2 \mu s$ 上升时间; $50 \mu s$, 50%下降时间	V_{ISOM}	4000	V峰值
安全限值	出现故障时允许的最大值 (见图2)			
壳温		T_S	150	°C
25°C时的总功耗		I_{S1}	2.5	W
T_S 时的绝缘电阻	$V_{IO} = 500$ V	R_S	$> 10^9$	Ω

建议工作条件

表 25.

参数	符号	最小值	最大值	单位
工作温度 ¹	T_A	-40	+105	°C
电源电压 ²				
V_{DDP} ($V_{ISO} = 3.0$ V至3.6 V)	V_{DDP}	3.0	5.5	V
V_{DDP} ($V_{ISO} = 4.5$ V至5.5 V)		4.5	5.5	V
V_{DD1} 、 V_{DD2}	V_{DD1}, V_{DD2}	1.7	5.5	V

¹ 在105°C工作时需要降低最大负载电流, 如表26所示。

² 各电压均参照其各自的地。

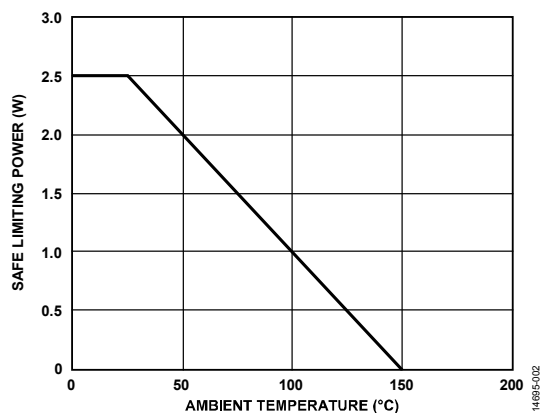


图2.热减额曲线，依据 DIN EN 60747-5-2 获得的安全限值与壳温的关系

绝对最大额定值

除非另有说明，环境温度(T_A) = 25°C。

表 26.

参数	额定值
存储温度(T_{ST})	-55°C至+150°C
工作环境温度(T_A)	-40°C至+105°C
电源电压(V_{DD1} , V_{DDP} , V_{DD2} , V_{ISO}) ¹	-0.5 V至+7.0 V
V_{ISO} 电源电流 ²	
$T_A = -40^\circ\text{C}$ 至+105°C	30 mA
输入电压 (V_{IA} , V_{IB} , V_{IC} , V_{ID} , V_{E1} , V_{E2} , V_{SEL} , V_{DIS}) ^{1,3}	-0.5 V至 $V_{DD1} + 0.5$ V
输出电压 (V_{OA} , V_{OB} , V_{OC} , V_{OD}) ^{1,3}	-0.5 V至 $V_{DD0} + 0.5$ V
每个数据输出引脚的平均输出电流 ⁴	-10 mA至+10 mA
共模瞬变 ⁵	-150 kV/ μ s至+150 kV/ μ s

¹ 所有电压均参照其各自的地。

² V_{ISO} 引脚提供 V_{ISO} 输入/输出通道上的直流和动态负载电流。确定总 V_{ISO} 电源电流时，必须包括此电流。当环境温度为85°C至105°C时，须降低最大允许电流。

³ V_{DD1} 和 V_{DD0} 分别指给定通道的输入端和输出端的电源电压。参见“PCB布局”部分。

⁴ 不同温度下的最大额定电流值参见图2。

⁵ 共模瞬变指隔离栅上的共模瞬变。超过绝对最大额定值的共模瞬变可能导致门锁或永久损坏。

注意，等于或超出上述绝对最大额定值可能会导致产品永久性损坏。这只是额定最值，不表示在这些条件下或者在任何其它超出本技术规范操作章节中所示规格的条件下，器件能够正常工作。长期在超出最大额定值条件下工作会影响产品的可靠性。

表 27.支持最短 50 年寿命的最大连续工作电压¹

参数	最大值	单位	适用认证
交流电压			
双极性波形	560	V峰值	所有认证， 50年使用寿命
单极性波形			
基本绝缘	560	V峰值	
直流电压			
基本绝缘	560	V峰值	

¹ 最大连续工作电压指隔离栅上的连续电压幅度。详见“隔离寿命”部分。

ESD 警告



ESD（静电放电）敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

引脚配置和功能描述

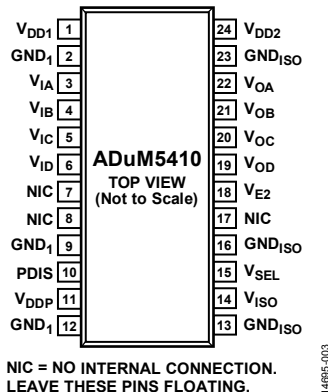


图 3.ADuM5410 引脚配置

表 28.ADuM5410 引脚功能描述

引脚编号	引脚名称	描述
1	V _{DD1}	器件第 1 侧逻辑电路的电源。该引脚与 V _{DDP} 无关，工作电压范围为 3.0 V 至 5.5 V。
2, 9, 12	GND ₁	地 1。主隔离器的接地参考。引脚 2、引脚 9 和引脚 12 内部互连；建议将这些引脚均连至公共地。
3	V _{IA}	逻辑输入 A。
4	V _{IB}	逻辑输入 B。
5	V _{IC}	逻辑输入 C。
6	V _{ID}	逻辑输入 D。
7, 8, 17	NIC	无内部连接。这些引脚悬空。
10	PDIS	禁用电源。与任何 GND ₁ 引脚相连时，电源转换器激活；采用逻辑高电压时，电源进入低功耗待机模式。
11	V _{DDP}	原边电源电压，3.0 V 至 5.5 V。
13, 16, 23	GND _{ISO}	副边 V _{DD2} 和 V _{ISO} 的接地参考。引脚 13、引脚 16 和引脚 23 内部互连；建议将这些引脚均连至公共地。
14	V _{ISO}	用于外部负载的副边电源电压输出。连接至 V _{DD2} 以向隔离器通道供电。
15	V _{SEL}	输出电压选择。
18	V _{E2}	输出使能 2。当 V _{E2} 为高电平或断开时，V _{OA} 、V _{OB} 、V _{OC} 和 V _{OD} 输出使能。当 V _{E2} 为低电平时，V _{OA} 、V _{OB} 、V _{OC} 和 V _{OD} 输出禁用。在高噪声环境下，建议将 V _{E2} 连接至外部逻辑高电平或逻辑低电平。
19	V _{OD}	逻辑输出 D。
20	V _{OC}	逻辑输出 C。
21	V _{OB}	逻辑输出 B。
22	V _{OA}	逻辑输出 A。
24	V _{DD2}	器件第 2 侧逻辑电路的电源。该引脚与 V _{DDP} 无关，工作电压范围为 3.0 V 至 5.5 V。

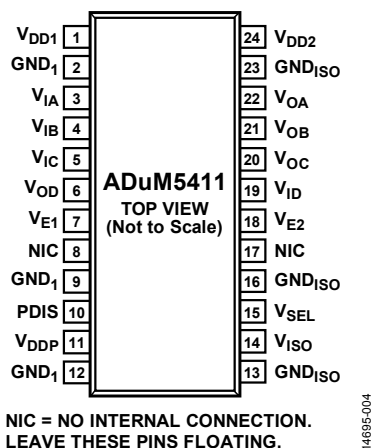


图4.ADuM5411 引脚配置

表 29.ADuM5411 引脚功能描述

引脚编号	引脚名称	描述
1	V _{DD1}	器件第1侧逻辑电路的电源。该引脚与V _{DDP} 无关，工作电压范围为3.0 V至5.5 V。
2, 9, 12	GND ₁	地1。主隔离器的接地参考。引脚2、引脚9和引脚12内部互连；建议将这些引脚均连至公共地。
3	V _{IA}	逻辑输入A。
4	V _{IB}	逻辑输入B。
5	V _{IC}	逻辑输入C。
6	V _{OD}	逻辑输出D。
7	V _{E1}	输出使能1。当V _{E1} 为高电平或断开时，V _{OD} 输出使能。当V _{E1} 为低电平时，V _{OD} 输出禁用。在高噪声环境下，建议将V _{E1} 连接至外部逻辑高电平或逻辑低电平。
8, 17	NIC	无内部连接。这些引脚悬空。
10	PDIS	禁用电源。与任何GND ₁ 引脚相连时，电源转换器激活；采用逻辑高电压时，电源进入低功耗待机模式。
11	V _{DDP}	原边电源电压，3.0 V至5.5 V。
13, 16, 23	GND _{ISO}	副边V _{DD2} 和V _{ISO} 的接地参考。引脚13、引脚16和引脚23内部互连；建议将这些引脚均连至公共地。
14	V _{ISO}	用于外部负载的副边电源电压输出。连接至V _{DD2} 以向隔离器通道供电。
15	V _{SEL}	输出电压选择。
18	V _{E2}	输出使能2。V _{E2} 为高电平或断开时，V _{OA} 、V _{OB} 和V _{OC} 输出使能。V _{E2} 为低电平时，V _{OA} 、V _{OB} 和V _{OC} 输出禁用。在高噪声环境下，建议将V _{E2} 连接至外部逻辑高电平或逻辑低电平。
19	V _{ID}	逻辑输入D。
20	V _{OC}	逻辑输出C。
21	V _{OB}	逻辑输出B。
22	V _{OA}	逻辑输出A。
24	V _{DD2}	器件第2侧逻辑电路的电源。该引脚与V _{DDP} 无关，工作电压范围为3.0 V至5.5 V。

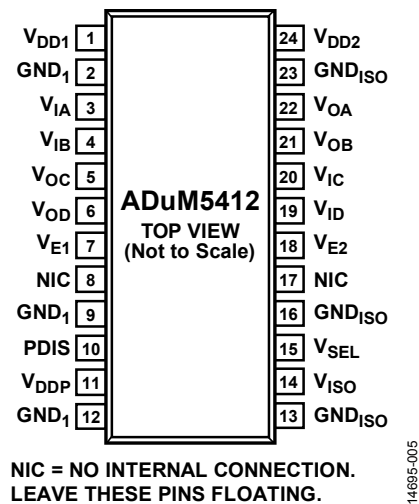


图 5.ADuM5412 引脚配置

表30.ADuM5412引脚功能描述

引脚编号	引脚名称	描述
1	VDD1	器件第1侧逻辑电路的电源。该引脚与VDDP 无关，工作电压范围为3.0 V至5.5 V。
2, 9, 12	GND1	地1。主隔离器的接地参考。引脚2、引脚9和引脚12内部互连；建议将这些引脚均连至公共地。
3	VIA	逻辑输入A。
4	VIB	逻辑输入B。
5	VOC	逻辑输出C。
6	VOD	逻辑输出D。
7	VE1	输出使能1。VE1为高电平或断开时，VOC和VOD输出使能。VE1为低电平时，VOC和VOD输出禁用。在高噪声环境下，建议将VE1连接至外部逻辑高电平或逻辑低电平。
8, 17	NIC	无内部连接。这些引脚悬空。
10	PDIS	禁用电源。与任何GND1引脚相连时，电源转换器激活；采用逻辑高电压时，电源进入低功耗待机模式。
11	VDDP	原边电源电压，3.0 V至5.5 V。
13, 16, 23	GNDISO	副边VDD2和VISO的接地参考。引脚13、引脚16和引脚23内部互连；建议将这些引脚均连至公共地。
14	VISO	用于外部负载的副边电源电压输出。连接至VDD2以向隔离器通道供电。
15	VSEL	输出电压选择。
18	VE2	输出使能2。VE2为高电平或断开时，VOA和VOB输出使能。VE2为低电平时，VOA和VOB输出禁用。在高噪声环境下，建议将VE2连接至外部逻辑高电平或逻辑低电平。
19	VID	逻辑输入D。
20	VIC	逻辑输入C。
21	VOB	逻辑输出B。
22	VOA	逻辑输出A。
24	VDD2	器件第2侧逻辑电路的电源。该引脚与VDDP 无关，工作电压范围为3.0 V至5.5 V。

真值表

表 31.真值表（正逻辑）

V _{DDP} (V)	V _{SEL} 输入	PDIS输入逻辑	V _{ISO} 输出(V)	注释
5	R1 = 10 kΩ, R2 = 30.9 kΩ	低电平	5	不建议此配置
5	R1 = 10 kΩ, R2 = 30.9 kΩ	高电平	0	
3.3	R1 = 10 kΩ, R2 = 16.9 kΩ	低电平	3.3	
3.3	R1 = 10 kΩ, R2 = 16.9 kΩ	高电平	0	
5	R1 = 10 kΩ, R2 = 16.9 kΩ	低电平	3.3	
5	R1 = 10 kΩ, R2 = 16.9 kΩ	高电平	0	
3.3	R1 = 10 kΩ, R2 = 30.9 kΩ	低电平	5	
3.3	R1 = 10 kΩ, R2 = 30.9 kΩ	高电平	0	

表 32.数据部分真值表（正逻辑）

V _{DDI} 状态 ¹	V _{Ix} 输入 ¹	V _{DDO} 状态 ¹	V _{Ox} 输出 ¹	注释
有电	高电平	有电	高电平	正常工作，数据为高电平
有电	低电平	有电	低电平	正常工作，数据为低电平
无关	无关	无电	高阻态	输出关闭
无电	低电平	有电	低电平	输出默认为低电平
无电	高电平	有电	不确定	当没有电源时，如果向输入端施加高电平，则输入端能够以寄生方式对输入侧供电，进而造成无法预测的行为

¹V_{DDI} 和 V_{DDO} 分别指给定通道的输入端和输出端的电源电压。V_{Ix} 和 V_{Ox} 指给定通道（通道 A、通道 B、通道 C 或通道 D）的输入和输出信号。

典型性能参数

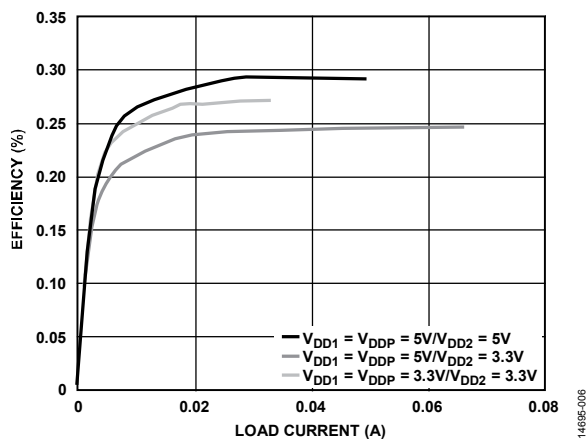


图6. 典型电源效率 (5V/5V, 5V/3.3V 和 3.3V/3.3V)

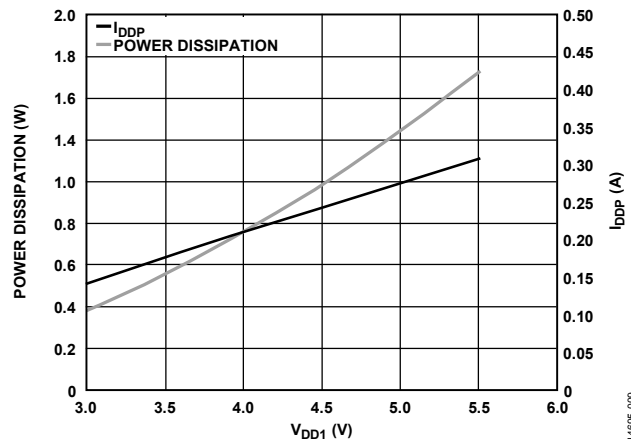
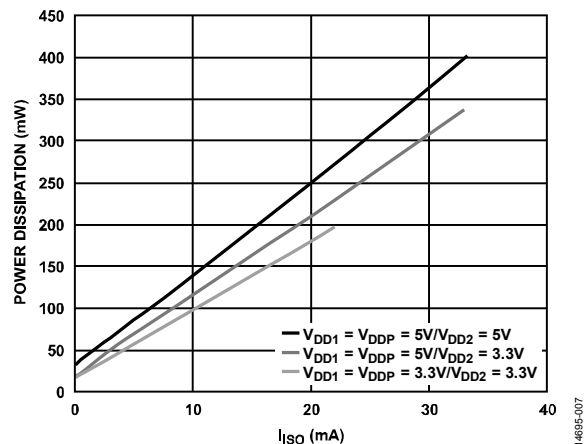
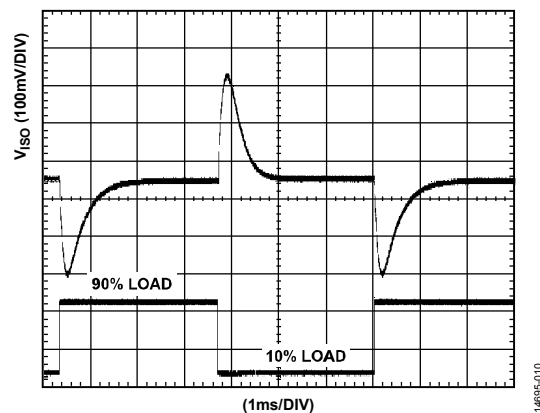
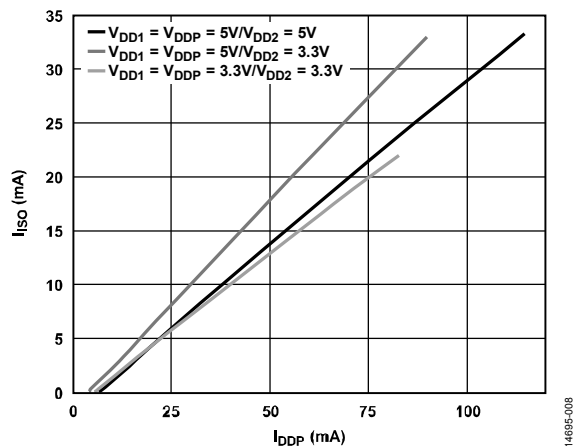
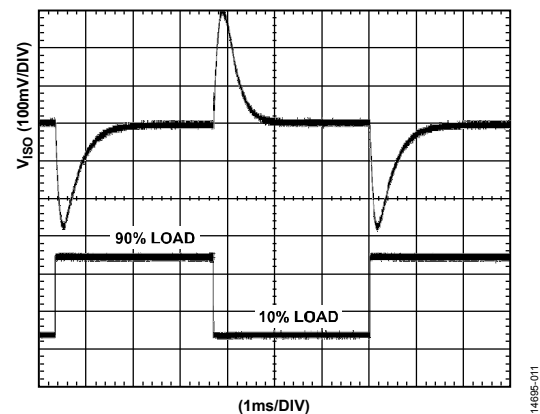
图9. 短路输入电流(I_{DDP})和功耗与 V_{DD1} 电源电压的关系图7. 数据通道空闲时, 总功耗与输出电源电流 I_{ISO} 的关系图10. V_{ISO} 瞬态负载响应, 5V 输出, 10%至 90% 负载阶跃图8. 隔离 I_{ISO} 与外部负载的关系, 5V/5V, 5V/3.3V 和 3.3V/3.3V 时无动态电流汲取

图11. 瞬态负载响应, 3V 输出, 10%至 90% 负载阶跃

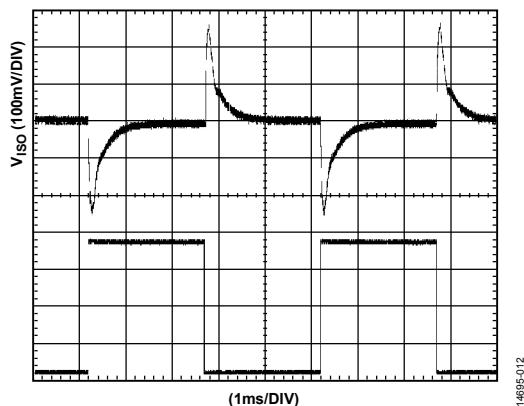


图 12.瞬态负载响应, 5V 输入, 3.3V 输出,
10%至 90%负载阶跃

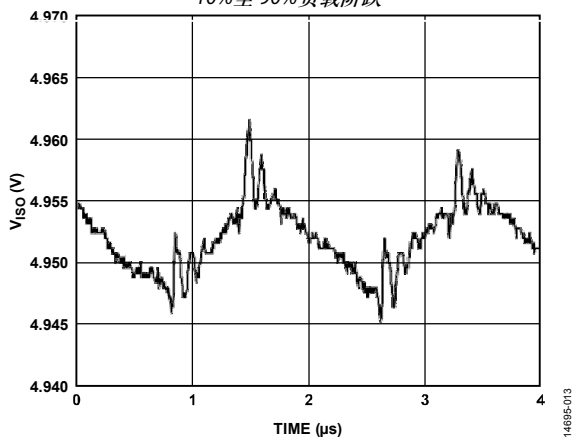


图 13.90%负载时的输出电压纹波, $V_{ISO} = 5V$

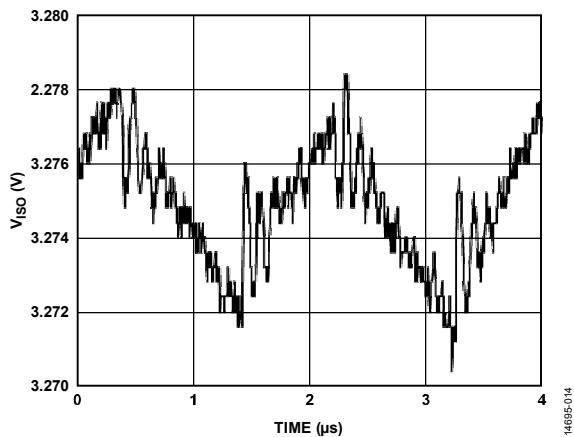


图 14.90%负载时的输出电压纹波, $V_{ISO} = 3.3V$

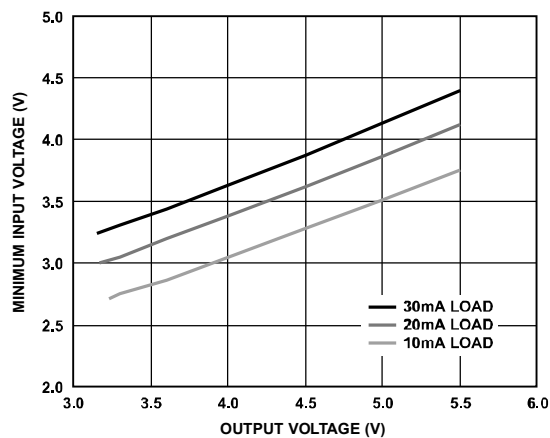


图 15.输出电压和所需输入电压之间的关系,
负载未满载, 保持 PWM 中占空系数大于 80%

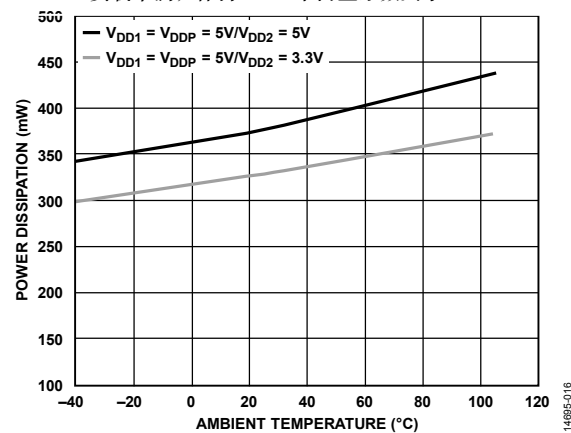


图 16.30 mA 负载时功耗与环境温度的关系

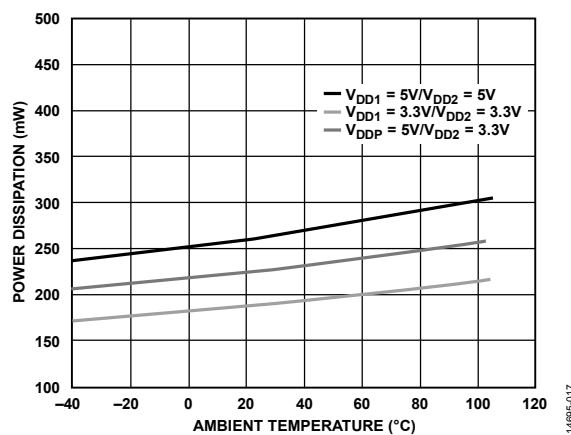


图 17.20 mA 负载时功耗与环境温度的关系

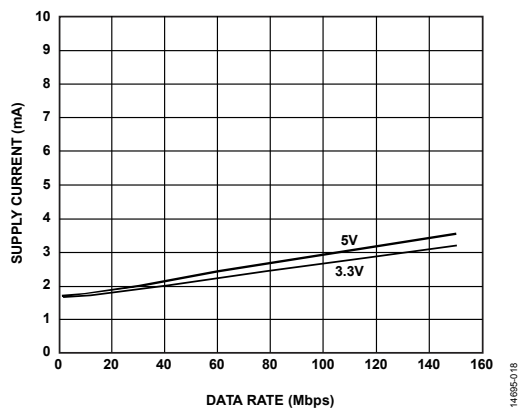


图 18.5 V 和 3.3 V 电源下每个输入通道的电源电流与数据速率的关系

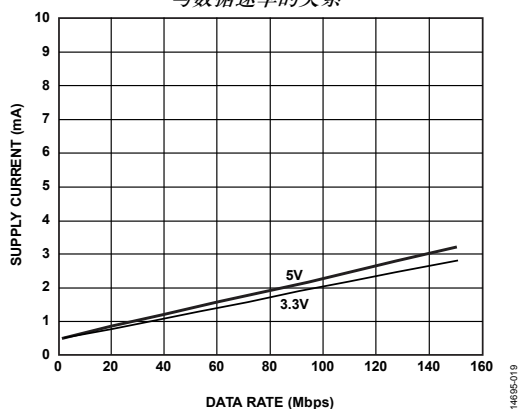


图 19.5 V 和 3.3 V 电源下每个输出通道的电源电流与数据速率的关系 (无输出负载)

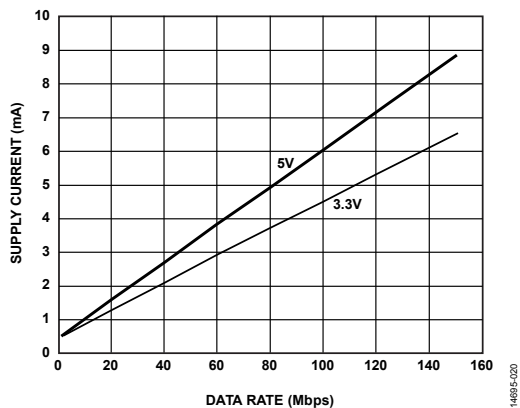


图 20.5 V 和 3.3 V 电源下每个输出通道的电源电流与数据速率的关系 (15 pF 输出负载)

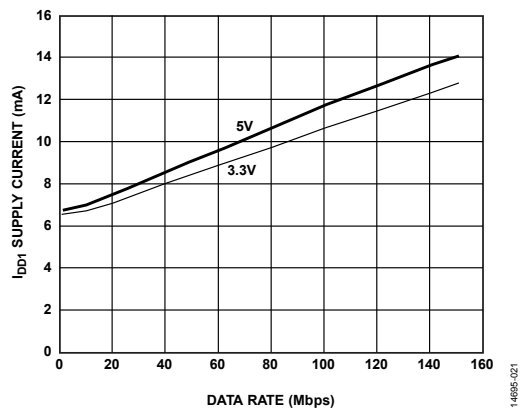


图 21.ADuM5410 V_{DD1} 电源电流(I_{DD1}) 与数据速率的关系 (5 V 和 3.3 V 电源)

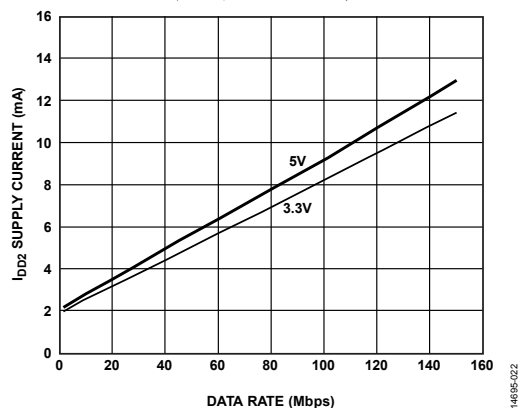


图 22. ADuM5410 V_{DD2} 电源电流(I_{DD2}) 与数据速率的关系 (5 V 和 3.3 V 电源)

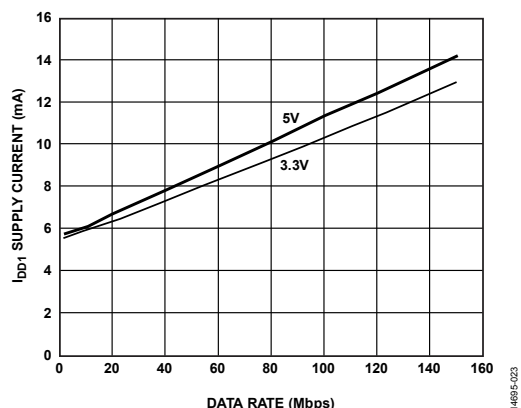


图 23.ADuM5411 V_{DD1} 电源电流(I_{DD1}) 与数据速率的关系 (5 V 和 3.3 V 电源)

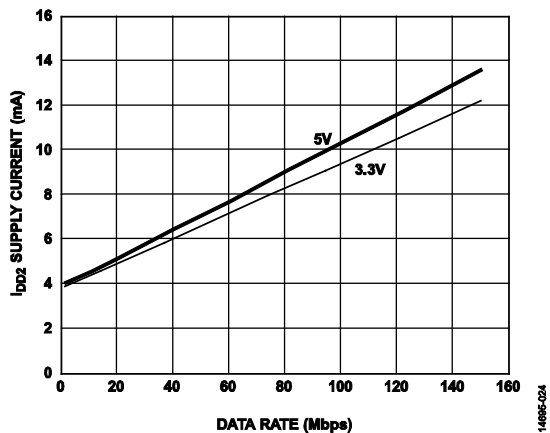


图 24. ADuM5411 V_{DD2} 电源电流(I_{DD2})与数据速率的关系
(5V 和 3.3V 电源)

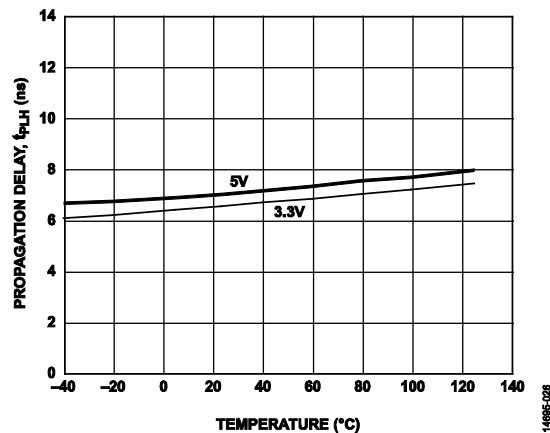


图 27. 5V 和 3.3V 电源下传播延迟 t_{PLH} 与温度的关系

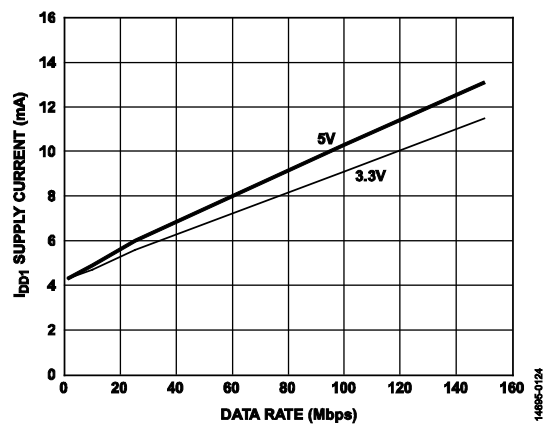


图 25. ADuM5412 V_{DD1} 电源电流(I_{DD1})与数据速率的关系
(5V 和 3.3V 电源)

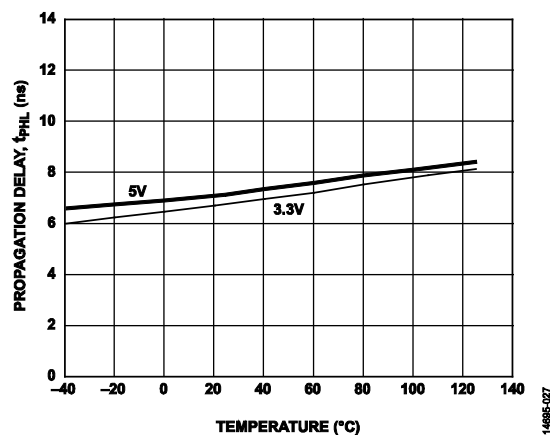


图 28. 5V 和 3.3V 电源下传播延迟 t_{PLH} 与温度的关系

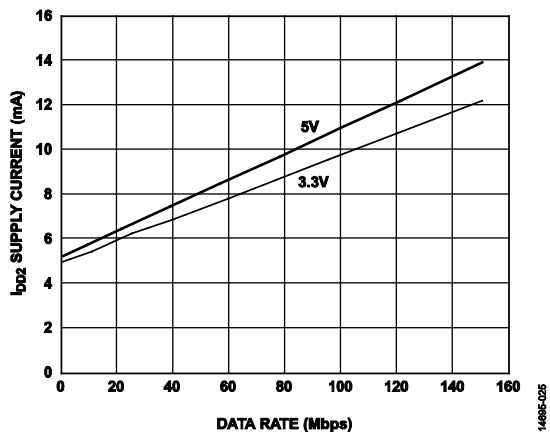


图 26. ADuM5412 V_{DD2} 电源电流(I_{DD2})与数据速率的关系
(5V 和 3.3V 电源)

术语

$I_{DD1(Q)}$

$I_{DD1(Q)}$ 是在 V_{DD1} 引脚汲取的最小工作电流，测量条件为 V_{ISO} 处无外部负载，并且输入/输出引脚以低于 2 Mbps 的速率工作，从而无需额外动态电源电流。 $I_{DD1(Q)}$ 反映最小电流工作条件。

$I_{DD1(D)}$

$I_{DD1(D)}$ 是同时以 33 Mbps 的最大数据速率驱动所有通道时的典型输入电源电流，满容性负载表示最大动态负载条件。区别对待输出端的阻性负载与动态负载。

$I_{DD1(MAX)}$

$I_{DD1(MAX)}$ 是满动态和 V_{ISO} 负载条件下的输入电流。

$I_{SO(LOAD)}$

$I_{SO(LOAD)}$ 为负载电流。

传播延迟, t_{PHL}

t_{PHL} 传播延迟是从 V_{IX} 信号下降沿的 50%水平到 V_{OX} 信号下降沿的 50%水平的时间。

传播延迟, t_{PLH}

t_{PLH} 传播延迟是从 V_{IX} 信号上升沿的 50%水平到 V_{OX} 信号上升沿的 50%水平的时间。

传播延迟偏斜, t_{PSK}

t_{PSK} 指器件在建议工作条件范围内的相同工作温度、电源电压和输出负载下工作时测得的 t_{PHL} 和/或 t_{PLH} 的最差情况偏差。

通道间匹配, t_{PSKCD}/t_{PSKOD}

通道间匹配指两个通道在相同负载下工作时的传播延迟之差的绝对值。

最小脉冲宽度

最小脉冲宽度指保证额定脉冲宽度失真的最短脉冲宽度。

最大数据速率

最大数据速率指保证额定脉冲宽度失真的最快数据速率。

工作原理

ADuM5410/ADuM5411/ADuM5412 DC/DC 转换器部分的工作原理与当今大多数电源相同。它采用分离的控制器结构，集成隔离 PWM 反馈。 V_{DDP} 为振荡电路提供电源，该电路将电流切换至一个芯片级空芯变压器。输送至副边的电源经整流和调节，稳定在 3.15 V 和 5.25 V 之间，具体数值取决于外部分压器提供的设定点（参见公式 1）。副边(V_{ISO})控制器通过产生一个 PWM 控制信号经由专用 iCoupler 数据通道送回原边(V_{DDP})，对输出进行调节。PWM 调制振荡电路来控制传送到副边的功率。通过反馈可以实现更高的功率和效率。

$$V_{ISO} = 1.225 V \frac{(R1 + R2)}{R1} \quad (1)$$

其中：

$R1$ 表示 V_{SEL} 和 GND_{ISO} 之间的电阻。

$R2$ 表示 V_{SEL} 和 V_{ISO} 之间的电阻。

因为输出电压可以连续调节，所以存在无限的工作条件。本数据手册在“技术规格”部分提到了三种离散工作条件。还可能有许多其他输入和输出电压组合；图15显示了室温时支持的电压组合。PWM 的占空比为80%之前固定 V_{ISO} 负载并降低输入电压，会生成图15。每个图表示了此情况下工作所需的最低输入电压。例如，如果此应用在 5 V 时需要 30 mA 的输出电流，则 V_{DDP} 时的最低输入电压为 4.25 V。图15还说明了为什么不推荐 $V_{DDP} = 3.3$ V 输入和 $V_{ISO} = 5$ V 配置。甚至输出电流为 10 mA 时，PWM 也无法保持 80% 以下的占空比，没有为支持负载或温度变化留裕量。

通常，ADuM5410/ADuM5411/ADuM5412 从室温提高到最大温度时，会多耗用大约 17% 以上的功率；因此，20% PWM 裕量可涵盖温度变化。

ADuM5410/ADuM5411/ADuM5412 利用原边和副边输入/输出引脚和 V_{DDP} 功率输入的迟滞特性实现欠压闭锁 (UVLO)。此功能确保转换器不会因为高噪声输入电源或者上电斜升速率较慢而进入振荡状态。

数字隔离器通道利用高频载波跨过隔离栅传输数据，其 iCoupler 芯片级变压器线圈由多个聚酰亚胺隔离层分开。采用图29所示的开关键控 (OOK) 技术和差分架构，该数字隔离器通道具有非常低的传播延迟和高速特性。内部稳压器和输入/输出设计技术支持 1.7 V 至 5.5 V 的宽范围逻辑和电源电压，提供 1.8 V、2.5 V、3.3 V 和 5 V 逻辑转换。该架构实现了高共模瞬变抗扰度，对电噪声和磁干扰也有很强的抑制能力。扩频 OOK 载波和其它技术将辐射噪声降至最小。

图 29 显示了数字隔离器通道在故障安全输出状态为低电平条件下的波形，当输入状态为低电平时，载波波形关闭。如果输入侧关闭或不工作，低电平故障安全输出状态将把输出设置为低电平。

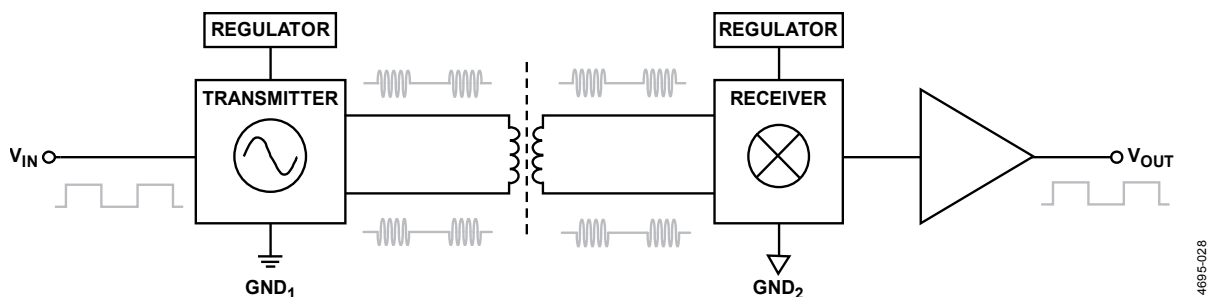
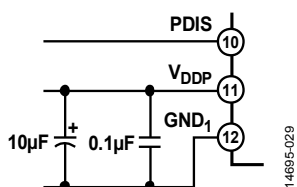
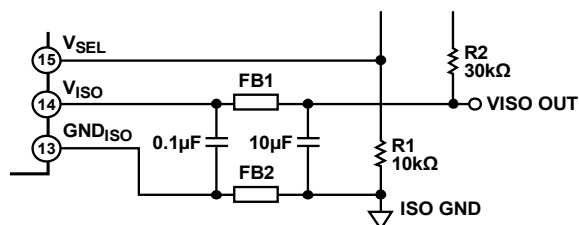


图 29. 故障安全输出状态为低电平的单通道工作框图

应用信息

PCB 布局布线

ADuM5410/ADuM5411/ADuM5412 数字隔离器内置 0.15 W *isoPower* 集成 DC/DC 转换器, 逻辑接口无需外部接口电路。输入和输出供电引脚需要电源旁路 (见图 32)。注意, 在 V_{DD1} 引脚和 GND_1 引脚之间, 以及 V_{DD2} 引脚和 GND_{ISO} 引脚之间, 需要放置一个 0.01 μF 至 0.1 μF 的低 ESR 旁路电容, 此电容应尽量靠近芯片焊盘以便数据通道正确工作。 *isoPower* 输入需要若干无源组件, 实现电源旁路并设置输出电压, 并使内核稳压器旁路 (参见图 30 至图 32)。

图 30. V_{DDP} 偏置和旁路元件图31.V_{ISO} 偏置和旁路元件

ADuM5410/ADuM5411/ADuM5412 的电源部分采用一个 125 MHz 的振荡频率通过其芯片级变压器高效地传输功率。在多个工作频率下都需要旁路电容。噪声抑制需要一个低电感高频电容；纹波抑制和适当的调整则需要一个大容值的体电容。这些电容可以方便地连接在 V_{DD1} 引脚和 GND_1 引脚、 V_{ISO} 引脚和 GND_{ISO} 引脚之间。为了抑制噪声并降低纹波，至少需要并联两个电容。针对 V_{DD1} ，推荐的电容值是 $0.1\ \mu\text{F}$ 至 $10\ \mu\text{F}$ 。较小的电容必须具有低 ESR；例如，建议使用陶瓷电容。注意：低 ESR 电容末端到输入电源引脚的走线总长不得超过 2 mm。如果旁路电容的走线长度超过 2 mm，可能会破坏数据。

为降低电磁辐射水平,可提高 V_{ISO} 和 GND_{ISO} 引脚与 PCB 走线连接之间对高频电流的阻抗。通过在 V_{ISO} 和 GND_{ISO} 引脚上串联放置表贴铁氧体磁珠,使用这种 EMI 抑制方法可从源头上控制辐射信号,如图 32 所示。在 100 MHz 到 1 GHz 频率范围内,选择的铁氧体磁珠阻抗约为 2 k Ω ,可在 125 MHz 原边开关频率以及 250 MHz 副边整流频率和谐波下降低辐射。有关相应的表贴铁氧体磁珠示例,请参见表 33。为了进一步降低辐射,PCB 拼接电容可利用高压 SMT 安全电容实现。为获得最佳性能,必须将该电容直接连接于 GND_1 (引脚 12) 和 GND_{ISO} (引脚 13) 之间,如图 32 所示。此电容为 SMT 尺寸 1812、电压额定值为 3 kV,制造商为 TDK Corporation (C4532C0G3F101K160KA)。

表 33.表贴铁氧体磁珠示例

制造厂商	产品型号
Taiyo Yuden	BKH1005LM182-T
Murata电子	BLM15HD182SN1

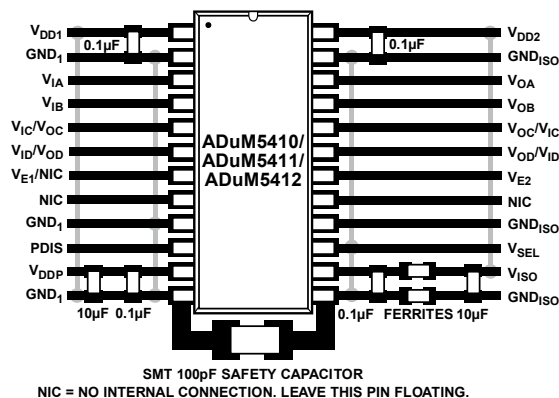


图 32.推荐的 PCB 布局

在具有高共模瞬变的应用中，应确保隔离栅两端的电路板耦合最小。此外，设计电路板走线使任何耦合对芯片同侧的所有管脚影响相同。如果无法确保这些步骤，将会使引脚间的电压差异超过表 26 规定的绝对最大额定值，造成器件闩锁和/或永久损坏。

热分析

ADuM5410/ADuM5411/ADuM5412均内置四个芯片，附于配有两个芯片贴装焊盘的分离引线框架上。为了便于热分析，芯片被视为一个热单元，其最高结温表现为表21中的 θ_{JA} 值。 θ_{JA} 的值是将器件焊接到具有精细走线的JEDEC标准4层电路板上，在静止空气中测量的。在正常工作条件下，ADuM5410/ADuM5411/ADuM5412可以在整个温度范围以满负载工作，输出电流无需减额。

传播延迟相关参数

传播延迟是描述逻辑信号穿过器件所需时间的参数（见图33）。到逻辑低电平输出的传播延迟可能不同于到逻辑高电平输出的传播延迟。

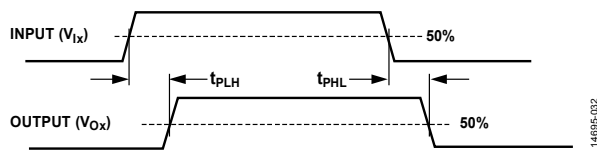


图 33. 传播延迟参数

脉冲宽度失真指这两个传播延迟值的最大差异，反映了输入信号时序的保持精度。

通道间匹配指单个ADuM5410/ADuM5411/ADuM5412器件内各通道的传播延迟之间的最大差异。

传播延迟偏斜指在相同条件下工作的多个ADuM5410/ADuM5411/ADuM5412器件的传播延迟之间的最大差异。

EMI 考虑

ADuM5410/ADuM5411/ADuM5412的DC/DC转换器部分必须保持非常高的工作频率，以便通过小型变压器实现高效电能传输，由此产生的高频电流会在电路板的地层和电源层传播，引起边沿和偶极子辐射。对于使用这些器件的应用，推荐采用接地机壳。如果接地机壳不可行的话，PCB的布局就需要遵循很好的RF设计实践。遵守如“PCB布局”部分中所述的布局技术。参见AN-0971应用笔记了解ADuM5410/ADuM5411/ADuM5412的最新PCB布局建议。

功耗

V_{DDP} 电源输入仅为转换器供电。 V_{DD1} 和 V_{DD2} 为数据通道供电。若需要，可将这些电源连接到 V_{DDP} 和 V_{ISO} ，也可采用独立源对这些电源供电。

将转换器作为独立电源使用，并由设计人员进行评估。

ADuM5410/ADuM5411/ADuM5412隔离器给定通道的 V_{DD1} 或 V_{DD2} 电源电流与电源电压、通道数据速率和通道输出负载相关。

为了计算总 V_{DD1} 和 V_{DD2} 电源电流，必须计算与 V_{DD1} 和 V_{DD2} 相对应的各输入和输出通道的电源电流并求和。图18和图19显示了无输出负载条件下每个通道的电源电流与数据速率的关系。图20显示15 pF输出负载条件下每个通道的电源电流与数据速率的关系。图21至图26显示ADuM5410/ADuM5411/ADuM5412通道配置的总 V_{DD1} 和 V_{DD2} 电源电流与数据速率的关系。

隔离寿命

所有的隔离结构在长时间的电压作用下，最终会被破坏。绝缘衰减率由施加于绝缘层以及材料界面的电压波形的特性决定。

绝缘衰减主要有两类：暴露于空气中的表面击穿和绝缘损耗。表面击穿是一种表面漏电起痕现象，是系统级标准中表面爬电距离要求的主要决定因素。绝缘损耗是一种绝缘材料内部的电荷注入或位移电流引起的长期绝缘性能下降的现象。

表面漏电起痕

电气安全标准中定义了表面漏电起痕：根据工作电压、环境条件和绝缘材料属性设置的最小表面爬电距离。安全机构执行元器件的表面绝缘特性化测试，允许在不同的材料组别中对元器件进行分类。较低的材料组别等级对表面漏电起痕抵抗能力更强，因此能以较小的爬电距离提供足够长的寿命。给定工作电压和材料组别的最小爬电距离在各自的系统级标准中定义，且以隔离端的总电压有效值、污染等级和材料组别为依据。数字隔离器通道的材料组别和爬电距离参见表23。

绝缘损耗

与损耗有关的绝缘寿命由其厚度、材料属性和所施加的电压应力确定。在应用的工作电压上验证产品具有充足的使用寿命很重要。隔离器内部损耗的工作电压和漏电起痕的工作电压可能有所不同。大部分标准指定了适用于跟踪的工作电压。

测试与建模显示, 长期性能下降的主要原因是聚酰亚胺绝缘材料中的位移电流产生逐步的破坏。绝缘材料上的应力可细分为多种类型, 比如: 直流应力, 它造成的损耗极少, 因为无位移电流; 以及随交流分量时间变化的电压应力, 它会导致损耗。

认证文档中的额定值通常基于 60 Hz 正弦应力而给出, 因为这样能反映线路电压的隔离。然而, 在很多实际应用中, 隔离栅两端存在 60 Hz 交流和直流组合, 如等式 1 所示。由于仅交流部分的应力会产生磨损, 因此可求解该等式, 算出交流电压有效值, 如等式 2 所示。由于这些产品的绝缘损耗与所用的聚酰亚胺材料有关, 因此通过交流电压有效值可确定产品寿命。

$$V_{RMS} = \sqrt{V_{ACRMS}^2 + V_{DC}^2} \quad (1)$$

或

$$V_{ACRMS} = \sqrt{V_{RMS}^2 - V_{DC}^2} \quad (2)$$

其中:

V_{ACRMS} 是工作电压的时间变化部分。

V_{RMS} 是总工作电压有效值。

V_{DC} 是工作电压的直流失调。

计算和参数使用示例

下例常见于电源转换应用中。假设隔离一侧的线路电压为 240 VAC RMS, 并且隔离栅另一侧存在一个 400 VDC 总线电压, 而且隔离材料为聚酰亚胺。为了获得确定器件爬电距离、电气间隙以及使用寿命的关键电压值, 请参见图 34 以及下述等式。

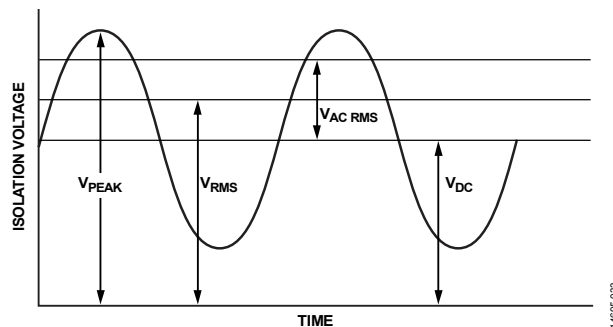


图 34. 临界电压示例

从等式 1 可知, 隔离栅上的工作电压为:

$$V_{RMS} = \sqrt{V_{ACRMS}^2 + V_{DC}^2}$$

$$V_{RMS} = \sqrt{240^2 + 400^2}$$

$$V_{RMS} = 466 \text{ V}$$

此 V_{RMS} 值是考察系统标准要求的爬电距离时与材料组别和污染等级一同使用的工作电压。

为了确定寿命是否足够长, 可求解工作电压的时间变量部分。使用等式 2 获得交流电压有效值。

$$V_{ACRMS} = \sqrt{V_{RMS}^2 - V_{DC}^2}$$

$$V_{ACRMS} = \sqrt{466^2 - 400^2}$$

$$V_{ACRMS} = 240 \text{ V rms}$$

本例中, 交流电压有效值等于 240 V rms 线路电压。波形不是正弦波时, 此计算相关性更高。该值与表 27 中预期寿命的工作电压限值进行比较, 它小于 60 Hz 的正弦波, 因此完全位于 50 年工作寿命的限制范围内。

注意, 按照 IEC 60664-1 标准的规定, 直流工作电压限值由封装爬电距离确定。针对不同的系统级标准, 该值可能有所不同。

外形尺寸

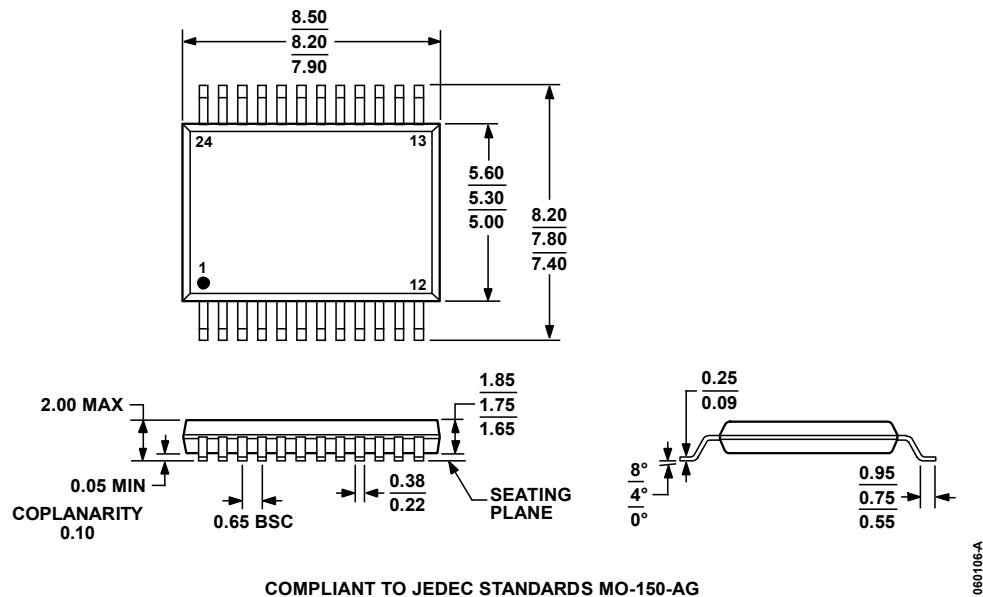


图 35.24 引脚紧缩小型封装(SSOP)
(RS-24)

图示尺寸单位: mm

订购指南

型号 ¹	输入数, V _{DD1} 侧	输入数, V _{ISO} 侧	最大数据速率 (Mbps)	最大传播延迟, 5 V (ns)	最大脉冲宽 度失真(ns)	温度范围 (°C)	封装描述	封装 选项
ADuM5410BRSZ	4	0	150	13	3	-40至+105	24引脚SSOP	RS-24
ADuM5410BRSZ-RL7	4	0	150	13	3	-40至+105	24引脚SSOP	RS-24
ADuM5411BRSZ	3	1	150	13	3	-40至+105	24引脚SSOP	RS-24
ADuM5411BRSZ-RL7	3	1	150	13	3	-40至+105	24引脚SSOP	RS-24
ADuM5412BRSZ	2	2	150	13	3	-40至+105	24引脚SSOP	RS-24
ADuM5412BRSZ-RL7	2	2	150	13	3	-40至+105	24引脚SSOP	RS-24
EVAL-ADuM5411EBZ							评估板 ²	
EVAL-ADuM5411UEBZ							评估板 ³	

¹ Z = 符合RoHS标准的兼容器件。

² EVAL-ADuM5411EBZ封装中安装了ADuM5411BRSZ。

³ EVAL-ADuM5411UEBZ封装中未安装ADuM5411。